



PCT

特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類6 H01L 21/60, 23/12</p>	<p>A1</p>	<p>(11) 国際公開番号 WO98/50950</p> <p>(43) 国際公開日 1998年11月12日(12.11.98)</p>		
<table border="0"> <tr> <td data-bbox="129 409 795 1056"> <p>(21) 国際出願番号 PCT/JP97/01537</p> <p>(22) 国際出願日 1997年5月7日(07.05.97)</p> <p>(71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) 株式会社 日立マイコンシステム (HITACHI MICROCOMPUTER SYSTEM, LTD.)(JP/JP) 〒187 東京都小平市上水本町5丁目22番1号 Tokyo, (JP)</p> <p>(72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 一谷昌弘(ICHITANI, Masahiro)(JP/JP) 〒184 東京都小金井市貫井北町2丁目10番19号 京王小金井マンション208 Tokyo, (JP) 春田 亮(HARUTA, Ryo)(JP/JP) 〒187 東京都小平市学園西町3丁目15番2号 Tokyo, (JP) 山口利博(YAMAGUCHI, Toshihiro)(JP/JP) 〒992-04 山形県南陽市砂塚216番 Yamagata, (JP) 木本良輔(KIMOTO, Ryosuke)(JP/JP) 〒205 東京都羽村市羽加美2丁目8番6号 Tokyo, (JP)</p> </td> <td data-bbox="795 409 1485 1056"> <p>柴本正訓(SHIBAMOTO, Masanori)(JP/JP) 〒337 埼玉県浦和市大門1164番1号 ファインハイツ205 Saitama, (JP)</p> <p>(74) 代理人 弁理士 筒井大和(TSUTSUI, Yamato) 〒160 東京都新宿区西新宿7丁目22番45号 N.S. Excel 301 筒井国際特許事務所 Tokyo, (JP)</p> <p>(81) 指定国 CN, JP, KR, SG, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>添付公開書類 国際調査報告書</p> </td> </tr> </table>			<p>(21) 国際出願番号 PCT/JP97/01537</p> <p>(22) 国際出願日 1997年5月7日(07.05.97)</p> <p>(71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) 株式会社 日立マイコンシステム (HITACHI MICROCOMPUTER SYSTEM, LTD.)(JP/JP) 〒187 東京都小平市上水本町5丁目22番1号 Tokyo, (JP)</p> <p>(72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 一谷昌弘(ICHITANI, Masahiro)(JP/JP) 〒184 東京都小金井市貫井北町2丁目10番19号 京王小金井マンション208 Tokyo, (JP) 春田 亮(HARUTA, Ryo)(JP/JP) 〒187 東京都小平市学園西町3丁目15番2号 Tokyo, (JP) 山口利博(YAMAGUCHI, Toshihiro)(JP/JP) 〒992-04 山形県南陽市砂塚216番 Yamagata, (JP) 木本良輔(KIMOTO, Ryosuke)(JP/JP) 〒205 東京都羽村市羽加美2丁目8番6号 Tokyo, (JP)</p>	<p>柴本正訓(SHIBAMOTO, Masanori)(JP/JP) 〒337 埼玉県浦和市大門1164番1号 ファインハイツ205 Saitama, (JP)</p> <p>(74) 代理人 弁理士 筒井大和(TSUTSUI, Yamato) 〒160 東京都新宿区西新宿7丁目22番45号 N.S. Excel 301 筒井国際特許事務所 Tokyo, (JP)</p> <p>(81) 指定国 CN, JP, KR, SG, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>添付公開書類 国際調査報告書</p>
<p>(21) 国際出願番号 PCT/JP97/01537</p> <p>(22) 国際出願日 1997年5月7日(07.05.97)</p> <p>(71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) 株式会社 日立マイコンシステム (HITACHI MICROCOMPUTER SYSTEM, LTD.)(JP/JP) 〒187 東京都小平市上水本町5丁目22番1号 Tokyo, (JP)</p> <p>(72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 一谷昌弘(ICHITANI, Masahiro)(JP/JP) 〒184 東京都小金井市貫井北町2丁目10番19号 京王小金井マンション208 Tokyo, (JP) 春田 亮(HARUTA, Ryo)(JP/JP) 〒187 東京都小平市学園西町3丁目15番2号 Tokyo, (JP) 山口利博(YAMAGUCHI, Toshihiro)(JP/JP) 〒992-04 山形県南陽市砂塚216番 Yamagata, (JP) 木本良輔(KIMOTO, Ryosuke)(JP/JP) 〒205 東京都羽村市羽加美2丁目8番6号 Tokyo, (JP)</p>	<p>柴本正訓(SHIBAMOTO, Masanori)(JP/JP) 〒337 埼玉県浦和市大門1164番1号 ファインハイツ205 Saitama, (JP)</p> <p>(74) 代理人 弁理士 筒井大和(TSUTSUI, Yamato) 〒160 東京都新宿区西新宿7丁目22番45号 N.S. Excel 301 筒井国際特許事務所 Tokyo, (JP)</p> <p>(81) 指定国 CN, JP, KR, SG, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>添付公開書類 国際調査報告書</p>			
<p>(54)Title: SEMICONDUCTOR DEVICE AND ITS MANUFACTURE</p> <p>(54)発明の名称 半導体装置およびその製造方法</p> <div data-bbox="237 1203 1386 1526" data-label="Image"> </div> <p>(57) Abstract</p> <p>Bump electrodes which are the outer connection terminals of a package are made of elastic material. The stress which is produced by the difference in thermal expansion coefficient between the package and a printed wiring board on which the package is mounted is absorbed by the elastic deformation of the bump electrodes. The preferable elasticity of the elastic material of which the bump electrodes are made is 0.00001 Gpa to 5 Gpa and, more preferably, 0.001 Gpa to 1 Gpa.</p>				

(57)要約

パッケージの外部接続端子であるパンプ電極を弾性体で構成し、パッケージとこれを実装するプリント配線基板との熱膨張係数差に起因して生じるストレスをパンプ電極の弾性変形によって吸収する。パンプ電極を構成する弾性体の好ましい弾性率は、 $0.00001\text{ Gpa} \sim 5\text{ Gpa}$ 、より好ましくは $0.001\text{ Gpa} \sim 1\text{ Gpa}$ である。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AL	アルバニア	FI	フィンランド	LR	リベリア	SK	スロヴァキア
AM	アルメニア	FR	フランス	LS	レソト	SL	シエラ・レオネ
AT	オーストリア	GA	ガボン	LT	リトアニア	SN	セネガル
AU	オーストラリア	GB	英国	LU	ルクセンブルグ	SZ	スワジランド
AZ	アゼルバイジャン	GD	グレナダ	LV	ラトヴィア	TD	チャード
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	MC	モナコ	TG	トーゴ
BB	バルバドス	GH	ガーナ	MD	モルドヴァ	TJ	タジキスタン
BE	ベルギー	GM	ガンビア	MG	マダガスカル	TM	トルクメニスタン
BF	ブルキナ・ファソ	GN	ギニア	MK	マケドニア旧ユーゴスラヴィア共和国	TR	トルコ
BG	ブルガリア	CW	ギニア・ビサウ	ML	マリ	TT	トリニダード・トバゴ
BJ	ベナン	CR	クリシェ	MN	モンゴル	UA	ウクライナ
BR	ブラジル	HR	クロアチア	MR	モーリタニア	UG	ウガンダ
BY	ベラルーシ	HU	ハンガリー	MW	マラウイ	US	米国
CA	カナダ	ID	インドネシア	MX	メキシコ	UZ	ウズベキスタン
CC	中央アフリカ	IE	アイルランド	NE	ニジェール	VN	ヴェトナム
CG	コンゴ	IL	イスラエル	NL	オランダ	YU	ユーゴスラビア
CH	スイス	IS	アイスランド	NO	ノールウェー	ZW	ジンバブエ
CI	コートジボアール	IT	イタリア	NZ	ニュージーランド		
CM	カメルーン	JP	日本	PL	ポーランド		
CN	中国	KE	ケニア	PT	ポルトガル		
CU	キューバ	KG	キルギスタン	RO	ルーマニア		
CY	キプロス	KP	北朝鮮	RU	ロシア		
CZ	チェコ	KR	韓国	SD	スーダン		
DE	ドイツ	KZ	カザフスタン	SE	スウェーデン		
DK	デンマーク	LC	セントルシア	SG	シンガポール		
EE	エストニア	LI	リヒテンシュタイン	SI	スロヴェニア		
ES	スペイン	LK	スリ・ランカ				

明 細 書

半導体装置およびその製造方法

5 技術分野

本発明は、半導体装置およびその製造方法に関し、特に、半導体チップを搭載したパッケージを bumps 電極を介して配線基板に実装する半導体装置に適用して有効な技術に関する。

10 背景技術

半導体チップを搭載する基板（パッケージ基板）の電極に取り付けたボール状の bumps 電極を使って半導体チップをプリント配線基板に実装する BGA (Ball Grid Array) は、多ピン化が容易で、しかも実装面積を小さくできることから、I/O (Input/Output) ピンの数が多いロジック LSI を実装するパッケージとしてのみならず、メモリ LSI を実装するパッケージとしても多用されつつある。

上記 BGA については、米国特許第 5, 216, 278 号公報に記載がある。この公報に記載された BGA は、裏面に Pb-Sn 合金半田からなる bumps 電極を取り付けたプラスチック製のパッケージ基板上にワイヤボンディング方式で半導体チップを搭載し、この半導体チップをモールド樹脂で封止したパッケージ構造を備えている。

また、この BGA は、半導体チップの上部にエラストマー（弾性ゴム）を介して金属製のヒートスプレッダ（放熱板）を配置している。ヒートスプレッダの上面は、チップの熱を効率よく外部に逃がすためにモールド樹脂の表面から露出している。ヒートスプレッダと半導体チップとの間に挿入されたエラストマーは、ボンディングワイヤとヒートスプレッダとの電氣的な短絡を防ぐと共に、半導体チップとヒートスプレッダとの熱膨張係数差によって生じるストレスを緩和してパッケージ基板の反りを防いでいる。

このように、BGA は、単結晶シリコンからなる半導体チップ、プラスチック（あるいはセラミック）からなるパッケージ基板、Pb-Sn 合金半田からなる

5 バンプ電極など、熱膨張係数の異なる異種部材を接合して構成されている。そのため、BGAをプリント配線基板に実装した後に半導体チップの発熱／放冷といった温度サイクルが繰り返されると、BGAとプリント配線基板との熱膨張係数差に起因して両者の接合部であるバンプ電極にストレスが集中し、バンプ寿命が短くなって電氣的な接続信頼性が低下したり、場合によってはバンプ電極の破壊を引き起こしたりする。

10 上記の問題は、バンプ電極の径が比較的大きい場合には、バンプ電極自体にある程度のストレス吸収能力が備わっているのですさほど顕在化しないが、I/Oピンの数が増加したり、パッケージサイズが小さくなったりしてバンプ電極の径が小さくなると、バンプ電極のストレス吸収能力が低下するために深刻な問題となる。従って、BGAの設計に際しては、例えばパッケージ基板とプリント配線基板とを熱膨張係数が近い材料で構成するなど、バンプ電極に加わるストレスを低減する対策が不可欠となる。

15 バンプ電極に集中するストレスの緩和を図る他の方法として、バンプ電極を取り付けたフレキシブル配線基板と半導体チップとの間にシリコン樹脂などからなるエラストマーを挿入し、このエラストマーにストレスを吸収させるパッケージ構造が提案されている（（株）プレスジャーナル、1995年4月20日発行、「月刊 Semiconductor World 5月号」p112～p113）。

20 ところが、バンプ電極に集中するストレスを緩和するために、パッケージ基板とプリント配線基板とを互いに熱膨張係数が近い材料で構成する上記の対策は、基板の組み合わせに制約が生じ、製品毎に基板を最適化しなければならないので、パッケージ設計が煩雑になったり、高価な材料を使って基板を製造しなければならない場合が生じたりする。

25 また、パッケージの一部にストレスを吸収する部材（エラストマーなど）を組み込む方法は、パッケージの部品点数が増えるので組立て工程の煩雑化および製造コストの上昇が避けられない。

本発明の目的は、パッケージと配線基板との熱膨張係数差に起因して両者の接合部であるバンプ電極に集中するストレスを緩和してバンプ電極の接続信頼性を向上させる技術を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

発明の開示

- 5 本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

本発明の半導体装置は、半導体チップを搭載したパッケージの電極に接続されたバンプ電極を介して前記パッケージを配線基板に実装する半導体装置において、前記バンプ電極の少なくとも一部を弾性体で構成し、パッケージ基板と配線基板
10 との熱膨張係数差に起因して生じるストレスを上記バンプ電極の弾性変形によって吸収するものである。

その他、本願に記載された発明の概要を項分けして説明すれば以下の通りである。

- (1) 半導体チップを搭載したパッケージの電極に接続されたバンプ電極を介して前記パッケージを配線基板に実装する本発明の半導体装置は、前記バンプ電極
15 の少なくとも一部が弾性体で構成されている。

(2) 本発明の半導体装置は、前記弾性体の弾性率が $0.00001\text{ Gpa} \sim 5\text{ Gpa}$ である。

- (3) 本発明の半導体装置は、前記弾性体の弾性率が $0.001\text{ Gpa} \sim 1\text{ Gpa}$
20 aである。

(4) 本発明の半導体装置は、前記弾性体が高分子エラストマーである。

(5) 本発明の半導体装置は、前記バンプ電極が導電材料を混入した弾性体からなる。

- (6) 本発明の半導体装置は、前記バンプ電極が、表面に導電層を形成した弾性
25 体からなる。

(7) 本発明の半導体装置は、前記導電層が、前記弾性体に対する接着力が高い導電層を含んだ複数層の導電層からなる。

(8) 本発明の半導体装置は、前記バンプ電極が球体である。

(9) 本発明の半導体装置は、前記バンプ電極が柱状体である。

(10) 本発明の半導体装置は、前記バンプ電極が半田または導電性接着剤によって前記パッケージの電極に接続される。

(11) 本発明の半導体装置は、前記バンプ電極が半田または導電性接着剤によって前記配線基板の電極に接続される。

5 (12) 本発明の半導体装置は、前記パッケージがテープキャリアパッケージである。

(13) 本発明の半導体装置は、前記パッケージがプラスチックパッケージである。

(14) 本発明の半導体装置は、前記パッケージがセラミックパッケージである。

10 (15) 半導体チップの主面のボンディングパッドに接続されたバンプ電極を介して前記半導体チップを配線基板に実装する本発明の半導体装置は、前記バンプ電極の少なくとも一部が弾性体で構成されている。

(16) 本発明の半導体装置は、前記弾性体の弾性率が $0.00001\text{ Gpa} \sim 5\text{ Gpa}$ である。

15 (17) 本発明の半導体装置は、前記弾性体の弾性率が $0.001\text{ Gpa} \sim 1\text{ Gpa}$ である。

(18) 本発明の半導体装置は、以下の工程を含む；

(a) 半導体チップをパッケージに搭載する工程、

20 (b) 少なくとも一部が弾性体で構成されたバンプ電極を前記パッケージの電極に接続する工程、

(c) 前記バンプ電極を介して前記パッケージを配線基板に実装する工程。

図面の簡単な説明

25 図1は、本発明の一実施形態である半導体装置の斜視図、図2は、本発明の一実施形態である半導体装置の平面図、図3は、本発明の一実施形態である半導体装置の断面図、図4は、パッケージの構成部材および配線基板材料の弾性率を示す図、図5は、バンプ電極の断面図、図6～図9は、本発明の一実施形態である半導体装置の製造方法を示す断面図、図10は、本発明の一実施形態である半導体装置の断面図、図11は、本発明の一実施形態である半導体装置の拡大断面図、

図 1 2 ～ 図 1 9 は、本発明の他の実施の形態である半導体装置の断面図、図 2 0 は、本発明の他の実施の形態である半導体装置の斜視図、図 2 1 は、バンプ電極の断面図、図 2 2、図 2 3 は、バンプ電極の製造方法を示す斜視図、図 2 4 は、本発明の他の実施の形態である半導体装置の断面図、図 2 5、図 2 6 は、バンプ電極の断面図、図 2 7 ～ 図 2 9 は、本発明の他の実施の形態である半導体装置の斜視図である。

発明を実施するための最良の形態

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において同一機能を有するものは同一の符号を付し、その繰り返しの説明は省略する。

実施の形態 1

図 1 は、本実施の形態の BGA を示す斜視図、図 2 は、この BGA の平面図（バンプ電極取り付け面の平面図）、図 3 は、この BGA の断面図である。

本実施の形態の BGA は、主として半導体チップ 1、半導体チップ 1 の素子形成面（下面）を水分などの外部環境から保護するポッティング樹脂 2、半導体チップ 1 の周囲に配置した枠体 (stiffener) 3、一面に複数のリード配線 4 を形成した絶縁テープ 5 および上記リード配線 4 の一端部に接続されたバンプ電極 6 からなる TCP (Tape Carrier Package) 構造を有している。

半導体チップ 1 は、例えば厚さ 0.28 ～ 0.55 mm 程度の単結晶シリコンからなり、その主面（素子形成面）に形成された Au のバンプ電極 7 には、上記リード配線 4 の他端部（インナーリード部）が電氣的に接続されている。半導体チップ 1 を封止するポッティング樹脂 2 は、例えばエポキシ樹脂からなる。

パッケージを支持する枠体 3 は、例えば厚さ 0.1 ～ 0.6 mm 程度のガラスエポキシ系基材からなり、エポキシ樹脂系の接着剤 8 によって絶縁テープ 5 の一面に接着されている。絶縁テープ 5 は、例えば厚さ 0.05 ～ 0.125 mm 程度のプラスチック基材（ポリイミド基材、ガラスエポキシ系基材、ポリエステル基材など）からなる。絶縁テープ 5 の一面に形成されたリード配線 4 は、上記プラスチック基材に貼り付けた銅箔をエッチングして形成したもので、その一端部（イ

ンナーリード部)の表面には、例えばAu/Niのメッキが施されている。

- 5 BGAの外部接続端子を構成するバンプ電極6は、弾性率が小さく、かつ導電性を備えた、直径0.25~0.7mm程度のボール状弾性体からなり、導電性接着剤9(または半田)を介してリード配線4と電氣的に接続されている。絶縁テープ5の表面のバンプ電極6が配置されていない領域は、ソルダーレジスト11で被覆されている。

- 10 バンプ電極6を構成する弾性体の好ましい弾性率は、0.00001Gpa~5Gpa、より好ましく0.001Gpa~1Gpaである。弾性率が5Gpaより大きい材料を使用したのでは、パッケージの他の構成部材の弾性率やプリント配線基板の弾性率との差がほとんど生じないため、バンプ電極6の弾性変形によってストレスの吸収を図ることが期待できない。他方、弾性率が0.00001Gpaよりも小さい材料は、室温でもゲル状態であるため、ストレスを吸収することはできても、外部接続端子として用いるには強度が足りない。

- 15 バンプ電極6として好ましい弾性体としては、特に限定はされないが、シリコンゴム系、エポキシ系、ポリイミド系などの高分子エラストマーを挙げることができる。これらの高分子系エラストマーの弾性率と、パッケージの他の構成部材および配線基板材料の弾性率を図4に示す。

上記高分子エラストマーは絶縁体であるため、これを使ってバンプ電極6を作成する場合には、次のような方法で導電性を持たせる必要がある。

- 20 図5(a)~(c)は、ボール状に成形した高分子エラストマー(例えばシリコンゴム)からなる弾性ボール20aの表面に導電層21を薄くコーティングしたバンプ電極6の断面図であり、同図(a)は1層の導電層(導電層21a)、(b)は2層の導電層(導電層21b、21c)、(c)は3層の導電層(導電層21d、21e、21f)をコーティングした例である。

- 25 特に限定はされないが、導電層21a~21fは、次の表1に記載したような金属を無電解メッキ、電解メッキ、蒸着、半田ディップなどの方法で弾性ボール20aの表面にコーティングすることによって形成する。

表 1

導電層 2 1 a	Au、Cu、Sn、Pd、半田
導電層 2 1 b	Cu、Ni
導電層 2 1 c	Au、Sn、Pd、半田
導電層 2 1 d	Cu
導電層 2 1 e	Ni
導電層 2 1 f	Au、Sn、Pd、半田

弾性ボール 2 0 a の表面にコーティングする導電層 2 1 の好ましい膜厚は、0.01～50 μ m 程度である。導電層 2 1 の膜厚が薄すぎるとバンプ電極 6 の電気抵抗が大きくなり、膜厚が厚すぎるとバンプ電極 6 の弾性変形が阻害されたり、弾性変形時に導電層 2 1 にクラックや剥離が生じたりする。

図 5 (a) に示すバンプ電極 6 は、導電層 2 1 が 1 層であるため製造コストが安く、かつ弾性変形も良好に確保できる。図 5 (b) に示すバンプ電極 6 は、弾性ボールに対して接着性のよい金属で導電層 2 1 b を構成し、半田などに対して接着性のよい金属で導電層 2 1 c を構成することにより、導電層 2 1 の接着性を確保できる。また、このバンプ電極 6 は、外側の導電層 2 1 c が半田に吸収された場合でも、内側の導電層 2 1 b が残るので導電性が良好に確保できる。図 5 (c) に示すバンプ電極 6 は、弾性ボールに対して接着性のよい導電層 2 1 d と半田などに対して接着性のよい導電層 2 1 f との間にバリアメタルとして作用する導電層 2 1 e を設けることによって導電層 2 1 の接着性をより良好に確保することができる。また、外側の導電層 2 1 f や中間の導電層 2 1 e が半田に吸収された場合でも、内側の導電層 2 1 d が残るので導電性をより良好に確保することができる。さらに導電層 2 1 を 3 層にしたことで大電流を流すことができるので、汎用性も高い。

図 5 (d) に示すバンプ電極 6 は、高分子エラストマーの弾性ボール 2 0 b に Ag (銀)、Cu、カーボンなどの導電材料からなる粉末あるいはフィラーを混入して導電性を持たせたものである。また、同図 (e) ～ (g) に示すように、この導電性を有する弾性ボール 2 0 b の表面に前記表 1 に例示したような金属を使用して 1 ～ 3 層程度の導電層 (2 1 a ～ 2 1 f) を形成してもよい。図 5 (d)

に示すバンプ電極6は、弾性ボール20bの表面に導電層を形成しないので製造コストが安く、かつ弾性変形を最も良好に確保できる。同図(e)～(g)に示すバンプ電極6は、前記図5(a)～(c)に示すバンプ電極6と同様の特長があるが、弾性ボール20b自体に導電性が備わっているために、電気抵抗をさらに低くすることができる。

バンプ電極6は、例えば電源用の端子には大電流を流せるもの(図5(c)、(g))を接続し、信号用の端子には安価なもの(図5(a)、(d))を接続するなど、上記図5(a)～(g)に示すものの中から用途に応じて2種以上を組み合わせ使用することもできる。また、バンプ電極6の表面の導電層21を4層以上にしてもよい。弾性ボール20b自体に導電性を持たせる方法として、有機導電性高分子を使用することもできる。

次に、図6～図9を用いて本実施の形態のBGAの組立てプロセスの一例を説明する。

まず、図6に示すように、一面にリード配線4を形成した絶縁テープ5と、素子形成面にAuのバンプ電極7を形成した半導体チップ1とを用意し、この半導体チップ1のバンプ電極7上に、対応するリード配線4のインナーリード部を位置決めした後、その上方から500℃程度に加熱したボンディングツール30を1秒程度圧着することにより、半導体チップ1のすべてのバンプ電極7と対応するリード配線4とを同時に一括して接続する(一括ボンディング)。

次に、図7に示すように、接着剤8を使って絶縁テープ5に枠体3を貼り合わせた後、図8に示すように、半導体チップ1をポッティング樹脂2で封止する。半導体チップ1は、モールド金型を使って樹脂封止してもよい。

次に、前記図5(a)～(g)に示すいずれかのバンプ電極6を導電性接着剤9を使ってリード配線4の端部に接合し、ベーク炉内で導電性接着剤9を熱硬化させることにより、前記図1～図3に示すBGAが完成する。バンプ電極6とリード配線4は、図9に示すように、導電性接着剤9に代えてPb-Sn合金などの半田10を使って接合してもよい。この場合は、スクリーン印刷法、ポッティング法あるいは転写法を用いて半田ペーストをリード配線4および/またはバンプ電極6の表面に塗布し、バンプ電極6をリード配線4に仮付けした状態で半田

ペーストをリフローすることにより両者を接合する。

上記BGAをプリント配線基板に実装するには、バンプ電極6をリード配線4に接合したのと同様の方法を用いる。すなわち、図10に示すように、導電性接着剤9を使ってBGAのバンプ電極6をプリント配線基板14のランド（電極）15に接合し、ベーク炉内で導電性接着剤9を熱硬化させる。あるいは、スクリーン印刷法、ポッティング法、転写法などを用いて半田ペーストをランド15および/またはバンプ電極6の表面に塗布し、バンプ電極6をランド15に仮付けした状態で半田ペーストをリフローする。

図11（a）～（d）は、BGAとプリント配線基板14の接続部の拡大断面図である。

図11（a）は、BGAのリード配線4とバンプ電極6を導電性接着剤9で接合し、プリント配線基板14のランド15とバンプ電極6を導電性接着剤9で接合した例であり、バンプ電極6の表面に半田が付着し難い場合などに有効な接続方法である。また、この接続方法は、バンプ電極6自体を含めてBGAとプリント配線基板14との接続部に半田を一切使用しないので、半田に含まれるPbの溶出による環境汚染対策が不要である。

図11（b）は、リード配線4とバンプ電極6を導電性接着剤9で接続し、ランド15とバンプ電極6を半田10で接続した例である。この接続方法は、BGAと他の表面実装型パッケージとを半田リフロー方式で同時に一括してプリント配線基板14に実装できるという利点がある。また、導電性接着剤9を使ってBGAにバンプ電極6を接続する際、ベーク炉を使ったバッチ処理も可能である。さらに、このときのベーク温度は、高温（220～250℃）の熱処理を伴う半田リフローよりも低い（150～180℃）ため、BGAが高温の熱履歴に曝される工程が一回（基板実装時）で済む。

図11（c）は、リード配線4とバンプ電極6を半田10で接続し、ランド15とバンプ電極6を導電性接着剤9で接続した例である。この接続方法も、BGAが高温の熱履歴に曝される工程が一回で済むため、BGAの信頼性の低下を抑制することができる。

図11（d）は、リード配線4とバンプ電極6、ランド15とバンプ電極6を

共に半田10で接続した例である。この接続方法は、リード配線4ーバンプ電極6ーランド15間を導電性接着剤9よりも低抵抗の半田10で接続するので、半導体チップ1とプリント配線基板14の間の信号伝送を高速化できる。なお、ランド15とバンプ電極6を接続する半田10は、リード配線4とバンプ電極6を
5 接続する半田10よりも低融点のものを使用することが望ましい。このようにすると、BGAをプリント配線基板14に実装する際にリード配線4とバンプ電極6を接続する半田10が再溶融するのを防止できる。

このように、本実施の形態のBGAは、パッケージの外部接続端子であるバンプ電極6を弾性体で構成したことにより、パッケージの構成部材（半導体チップ
10 1、枠体3、絶縁テープ5など）とプリント配線基板14との熱膨張係数差に起因して生じるストレスをバンプ電極6の弾性変形によって吸収することができる。その結果、バンプ電極6の温度サイクル寿命が長くなり、BGAとプリント配線基板14との接続信頼性を長期間に亘って確保することができる。

上記のように構成された本実施の形態のバンプ電極6は、TCPのみならず、
15 各種のパッケージの外部接続端子として使用することができる。

図12に示すBGAは、パッケージ基板40の上面に接着剤41を使って半導体チップ1を接合し、この半導体チップ1をエポキシ樹脂系のモールド樹脂42で封止した構造になっている。パッケージ基板40は、ガラスエポキシ樹脂などのプラスチック基材にCuの配線43と電極44とを形成したもので、その上面
20 および下面は、電極44が形成された領域を除いてソルダレジスト45で被覆されている。半導体チップ1は、Auのボンディングワイヤ46を介して電極44と電氣的に接続されている。

パッケージ基板40の上面の電極44は、スルーホール47を通じて下面の電極44と電氣的に接続されている。この電極44には、前記図5(a)～(g)
25 に示したいずれかの方法で導電性を持たせた弾性ボールからなるバンプ電極6が導電性接着剤9（または半田10）によって接続されている。図13に示すように、このBGAは、導電性接着剤9（または半田10）を使ってバンプ電極6をランド15に接合することにより、プリント配線基板14に実装される。

上記BGAは、パッケージの外部接続端子であるバンプ電極6を弾性体で構成

したことにより、パッケージ基板 40 とプリント配線基板 14 との熱膨張係数差に起因して生じるストレスをバンプ電極 6 の弾性変形によって吸収することができるので、バンプ電極 6 の温度サイクル寿命が長くなり、BGA とプリント配線基板 14 との接続信頼性を長期間に亘って確保することができる。

- 5 図 14 に示す BGA のパッケージ基板 50 は、アルミナ、シリコンカーバイド (SiC)、ムライトなどのセラミックで構成されている。半導体チップ 1 は、このパッケージ基板 50 のキャビティ 51 内に Ag ペースト 52 を使って接合され、セラミック製のキャップ 53 によって気密封止されている。パッケージ基板 50 には、W (タングステン) の配線 54 と電極 55 とが形成されており、半導体チップ 1 は、Au のボンディングワイヤ 46 を介してこの電極 55 と電氣的に
10 接続されている。

- キャビティ 51 内の電極 55 は、スルーホール 56 を通じて下面の電極 55 と電氣的に接続されている。この電極 55 には、前記図 5 (a) ~ (g) に示したいずれかの方法で導電性を持たせた弾性ボールからなるバンプ電極 6 が導電性接
15 着剤 9 (または半田 10) によって接続されている。図 15 に示すように、この BGA は、導電性接着剤 9 (または半田 10) を使ってバンプ電極 6 をランド 15 に接合することにより、プラスチック基材に Cu の配線 43 とプリント配線基板 14 に実装される。

- 上記 BGA は、パッケージの外部接続端子であるバンプ電極 6 を弾性体で構成
20 したことにより、セラミック製のパッケージ基板 50 とプリント配線基板 14 との熱膨張係数差に起因して生じるストレスをバンプ電極 6 の弾性変形によって吸収することができる。これにより、バンプ電極 6 の温度サイクル寿命が長くなり、BGA とプリント配線基板 14 との接続信頼性を長期間に亘って確保することができる。この場合、プリント配線基板 14 は、安価なプラスチック製のものでよ
25 く、パッケージ基板 50 の材質に合わせて高価なセラミック製のものを使用する必要はない。

図 16 に示す BGA は、ガラスエポキシ樹脂などのプラスチック基材に Cu の配線 61 と電極 62 とを形成したパッケージ基板 60 の上面に、このパッケージ基板 60 とほぼ同一寸法の半導体チップ 1 を搭載した、いわゆるチップサイズパ

パッケージ(Chip Size Package; CSP)構造を有している。パッケージ基板60は、Wなどの高融点金属で配線と電極を形成したセラミック基板を使用してもよい。

5 半導体チップ1は、その主面(素子形成面)に形成されたPb-Sn合金からなる半田バンプ63を介してパッケージ基板60の電極62と電氣的に接続されている。半導体チップ1とパッケージ基板60との隙間には、半導体チップ1の素子形成面(下面)を水分などの外部環境から保護するエポキシ系の封止樹脂64が充填されている。

10 パッケージ基板60の上面の電極62は、スルーホール65を通じて下面の電極62と電氣的に接続されている。この電極62には、前記図5(a)~(g)に示したいずれかの方法で導電性を持たせた弾性ボールからなるバンプ電極6が導電性接着剤9(または半田10)によって接続されている。図17に示すように、このCSPは、導電性接着剤9(または半田10)を使ってバンプ電極6をランド15に接合することにより、プリント配線基板14に実装される。

15 上記CSPは、パッケージの外部接続端子であるバンプ電極6を弾性体で構成したことにより、パッケージ基板60とプリント配線基板14との熱膨張係数差に起因して生じるストレスをバンプ電極6の弾性変形によって吸収することができる。これにより、バンプ電極6の温度サイクル寿命が長くなり、BGAとプリント配線基板14との接続信頼性を長期間に亘って確保することができる。また、
20 パッケージ基板60がセラミック製のものであっても、プリント配線基板14は、安価なプラスチック製のものを使用することができる。

本実施の形態のバンプ電極6は、パッケージの外部接続端子としてだけでなく、半導体チップを配線基板にフリップチップ実装する際の接続端子として使用することもできる。

25 図18(a)は、ガラスエポキシ樹脂などのプラスチック基材にCuの配線71と電極72とを形成した配線基板70の上面に、バンプ電極6を介して半導体チップ1をベアチップ(bear chip)方式で実装した半導体装置である。バンプ電極6は、前記図5(a)~(g)に示したいずれかの方法で導電性を持たせた弾性ボールからなり、図には示さない導電性接着剤9(または半田10)によって

半導体チップ1の主面のボンディングパッド73および配線基板70の電極72に接続されている。配線基板73は、Wなどの高融点金属で配線と電極を形成したセラミック基板を使用してもよい。

- 5 上記半導体装置は、半導体チップ1の接続端子であるバンプ電極6を弾性体で構成したことにより、半導体チップ1と配線基板70との熱膨張係数差に起因して生じるストレスをバンプ電極6の弾性変形によって吸収することができる。これにより、バンプ電極6の温度サイクル寿命が長くなり、半導体チップ1と配線基板70との接続信頼性を長期間に亘って確保することができる。なお、配線基板70に反りや変形があるような場合には、図18(b)に示すように、半導体
- 10 チップ1と配線基板70との隙間にストレス緩和用の樹脂74を充填することによって、接続部の信頼性を補強してもよい。

実施の形態2

図19は、本実施の形態のパッケージを示す断面図、図20は、このパッケージの平面図（バンプ電極取り付け面の平面図）である。

- 15 本実施の形態のパッケージは、前記図12に示したパッケージと同様、プラスチック製のパッケージ基板40に搭載された半導体チップ1をモールド樹脂42で封止したプラスチックパッケージであるが、パッケージ基板40の下面の電極44には、円柱状のバンプ電極80が導電性接着剤9（または半田10）を介して電氣的に接続されている。

- 20 この円柱状のバンプ電極80は、前記図5(d)に示したボール状のバンプ電極6と同様、弾性率が0.00001Gpa~5Gpa、より好ましく0.001Gpa~1Gpaの高分子エラストマーなどからなる弾性体に導電材料を混入して導電性を持たせたものであり、その高さは、0.25~0.7mm程度である。また、図21(a)~(c)に示すように、この導電性を有する弾性体81の表面に、前記表1に示したような金属を使用して1~3層程度の導電層(21a~21f)を形成することにより、電気抵抗がさらに低いバンプ電極80が得られる。
- 25

図21(a)に示すバンプ電極80を製造するには、例えば図22に示すように、導電性を有する弾性体81をシート状に加工し、その両面に無電解メッキ、

電解メッキ、蒸着、半田ディップなどの方法で導電層 21a をコーティングした後、図 23 に示すように、金型などを使ってこのシートを円柱状に打ち抜く。

5 バンプ電極 80 は、図 21 (d) ~ (f) に示すように、弾性体 81 の表面に導電性接着剤 82 を介して 1 ~ 3 層程度の導電層 (21a ~ 21f) を形成してもよい。この方法で製造したバンプ電極 80 は、導電層 (21a ~ 21f) をコーティングする際に弾性体 81 の表面がメッキ液などの処理液に直接曝されない
10 ので、処理液による弾性体 81 の劣化を防ぐことができる。また、メッキ、蒸着、半田ディップなどの方法に代えて 1 ~ 3 層程度の圧延箔を貼り付けて導電層 (21a ~ 21f) を形成することもできるので、均一な膜厚の導電層が得られる。

15 本実施の形態のパッケージをプリント配線基板 14 に実装するには、図 24 に示すように、導電性接着剤 9 を使ってバンプ電極 80 をプリント配線基板 14 のランド (電極) 15 に接合し、ベーク炉内で導電性接着剤 9 を熱硬化させる。あるいは、スクリーン印刷法、ポッティング法、転写法などを用いて半田ペーストをランド 15 および/またはバンプ電極 80 の表面に塗布し、バンプ電極 80 を
20 ランド 15 に仮付けした状態で半田ペーストをリフローしてもよい。

上記した円柱状のバンプ電極 80 は、前述したボール状のバンプ電極 6 に比べて導電層 (21a ~ 21f) の形成が容易で、量産性に優れているので、製造コストを低減することができる。また、ボール状のバンプ電極 6 に比べてパッケージ基板の電極およびプリント配線基板の電極 (ランド) との接触面積を広く確保
25 することができる。しかも、シート状の弾性体を打ち抜く方法は、弾性体をボール状に加工する場合に比べて寸法安定性が高いバンプ電極 80 が得られる。従って、前記バンプ電極 6 を使用するに比べてパッケージ基板の電極やプリント配線基板の電極 (ランド) との電氣的接合安定性および機械的接触強度が向上する。

さらに、ボール状のバンプ電極 6 は、その径を小さくするとストレス吸収能力
30 が低下するのに対し、円柱状のバンプ電極 80 は、その高さを変えずに径を小さくすることができるので、I/O ピンの数が増加したり、パッケージサイズが小さくなったりした場合にバンプ電極同士のピッチを縮小してもストレス吸収能力の低下は僅かで済む。

円柱状のバンプ電極 80 は、図 25 (a) ~ (i) および図 26 (a) ~ (i)

に示すように、弾性体 8 1 の中心部に貫通孔 8 3 を設けたり、この貫通孔 8 3 の内部に導電性の芯材 8 4 を挿入したりすることもできる。貫通孔 8 3 を設けた弾性体 8 1 の表面にメッキ、蒸着、半田ディップなどの方法で 1 ～ 3 層程度の導電層 (2 1 a ～ 2 1 f) を形成すると、貫通孔 8 3 の内部にも導電層が形成されるため、電気抵抗がより低減されたバンプ電極 8 0 が得られる。また、貫通孔 8 3 の内部に導電性の芯材 8 4 を挿入することにより、バンプ電極 8 0 の径を小さくした場合でも、パッケージ基板やプリント配線基板の電極に対する電氣的接合安定性および機械的接触強度を確保することができる。

貫通孔 8 3 の径は、特に限定はされないが、0.3 ～ 0.05 mm 程度とし、孔あけには、パンチ (金型)、レーザビームなどを使用する。芯材 8 4 は、貫通孔 8 3 の内部に注入した導電性ペーストを熱硬化させたり、金属の線材を貫通孔 8 3 の内部に挿入したりして形成する。

バンプ電極の形状は、円柱に限定されるものではなく、例えば図 2 7 に示すような三角柱のバンプ電極 9 0、図 2 8 に示すような四角柱のバンプ電極 9 1、図 2 9 に示すような六角柱のバンプ電極 9 2 など、多角柱状に加工したバンプ電極を使用することもできる。これらのバンプ電極 (8 0、9 0、9 1、9 2) のうち、円柱状のバンプ電極 8 0 は方向性がないのでストレスの分散性が最もよい。また、隣接するバンプ電極 8 0 との距離が一定になるため、ピッチを縮小したときにバンプ電極同士の短絡不良が起こりにくい。

以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

パッケージの外部接続端子であるバンプ電極を弾性体で構成した本発明の半導体装置によれば、パッケージ基板と配線基板との熱膨張係数差に起因して生じるストレスをバンプ電極の弾性変形によって吸収することができるので、バンプ電極の温度サイクル寿命が長くなり、半導体チップと配線基板との接続信頼性を長期間に亘って確保することができる。

また、パッケージを設計する際に配線基板の熱膨張係数を考慮する必要がなくなるので、プラスチックのパッケージ基板を使った安価な製品からセラミックの

パッケージ基板を使ったハイエンド製品に至るまでのパッケージ設計を簡略化することができると共に、 bumps 電極の製造プロセスをこれらの製品間で共通化することができる。

- また、 bumps 電極間のピッチを微細化することが容易になるので、パッケージ
- 5 サイズの小型化および I / O ピン数の増加を推進することができる。

産業上の利用可能性

- パッケージ基板と配線基板との熱膨張係数差に起因して生じるストレスを bumps 電極の弾性変形によって吸収する本発明は、半導体チップを搭載したパッケージ
- 10 ジを bumps 電極を介して配線基板に実装する半導体装置に広く適用することができる。

請 求 の 範 囲

1. 半導体チップを搭載したパッケージの電極に接続されたバンプ電極を介して前記パッケージを配線基板に実装する半導体装置であって、前記バンプ電極の少
5 なくとも一部が弾性体で構成されていることを特徴とする半導体装置。
2. 請求項1記載の半導体装置であって、前記弾性体の弾性率は、 $0.00001\text{ Gpa} \sim 5\text{ Gpa}$ であることを特徴とする半導体装置。
3. 請求項2記載の半導体装置であって、前記弾性体の弾性率は、 $0.001\text{ Gpa} \sim 1\text{ Gpa}$ であることを特徴とする半導体装置。
- 10 4. 請求項1記載の半導体装置であって、前記弾性体は、高分子エラストマーであることを特徴とする半導体装置。
5. 請求項1記載の半導体装置であって、前記バンプ電極は、導電材料を混入した弾性体からなることを特徴とする半導体装置。
6. 請求項1記載の半導体装置であって、前記バンプ電極は、表面に導電層を形
15 成した弾性体からなることを特徴とする半導体装置。
7. 請求項6記載の半導体装置であって、前記導電層は、前記弾性体に対する接着力が高い導電層を含んだ複数層の導電層からなることを特徴とする半導体装置。
8. 請求項1記載の半導体装置であって、前記バンプ電極は、球体であることを特徴とする半導体装置。
- 20 9. 請求項1記載の半導体装置であって、前記バンプ電極は、柱状体であることを特徴とする半導体装置。
10. 請求項1記載の半導体装置であって、前記バンプ電極は、半田または導電性接着剤によって前記パッケージの電極に接続されることを特徴とする半導体装置。
- 25 11. 請求項1記載の半導体装置であって、前記バンプ電極は、半田または導電性接着剤によって前記配線基板の電極に接続されることを特徴とする半導体装置。
12. 請求項1記載の半導体装置であって、前記パッケージは、テープキャリアパッケージであることを特徴とする半導体装置。
13. 請求項1記載の半導体装置であって、前記パッケージは、プラスチックパ

ッケーjであることを特徴とする半導体装置。

14. 請求項1記載の半導体装置であって、前記パッケージは、セラミックパッケージであることを特徴とする半導体装置。

5 15. 半導体チップの主面のボンディングパッドに接続されたバンプ電極を介して前記半導体チップを配線基板に実装する半導体装置であって、前記バンプ電極の少なくとも一部が弾性体で構成されていることを特徴とする半導体装置。

16. 請求項15記載の半導体装置であって、前記弾性体の弾性率は、0.00001Gpa～5Gpaであることを特徴とする半導体装置。

10 17. 請求項16記載の半導体装置であって、前記弾性体の弾性率は、0.001Gpa～1Gpaであることを特徴とする半導体装置。

18. 以下の工程を含むことを特徴とする半導体装置の製造方法；

(a) 半導体チップをパッケージに搭載する工程、

(b) 少なくとも一部が弾性体で構成されたバンプ電極を前記パッケージの電極に接続する工程、

15 (c) 前記バンプ電極を介して前記パッケージを配線基板に実装する工程。

図 1

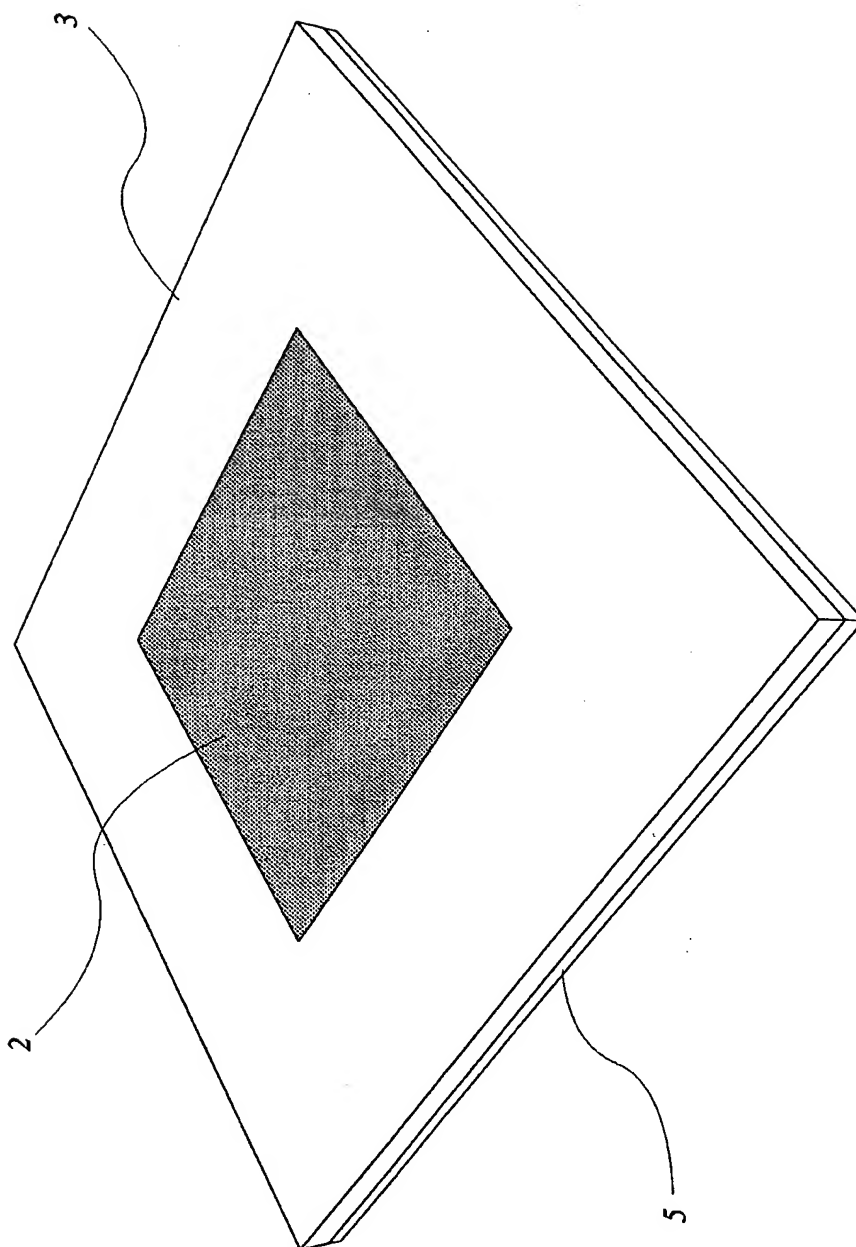
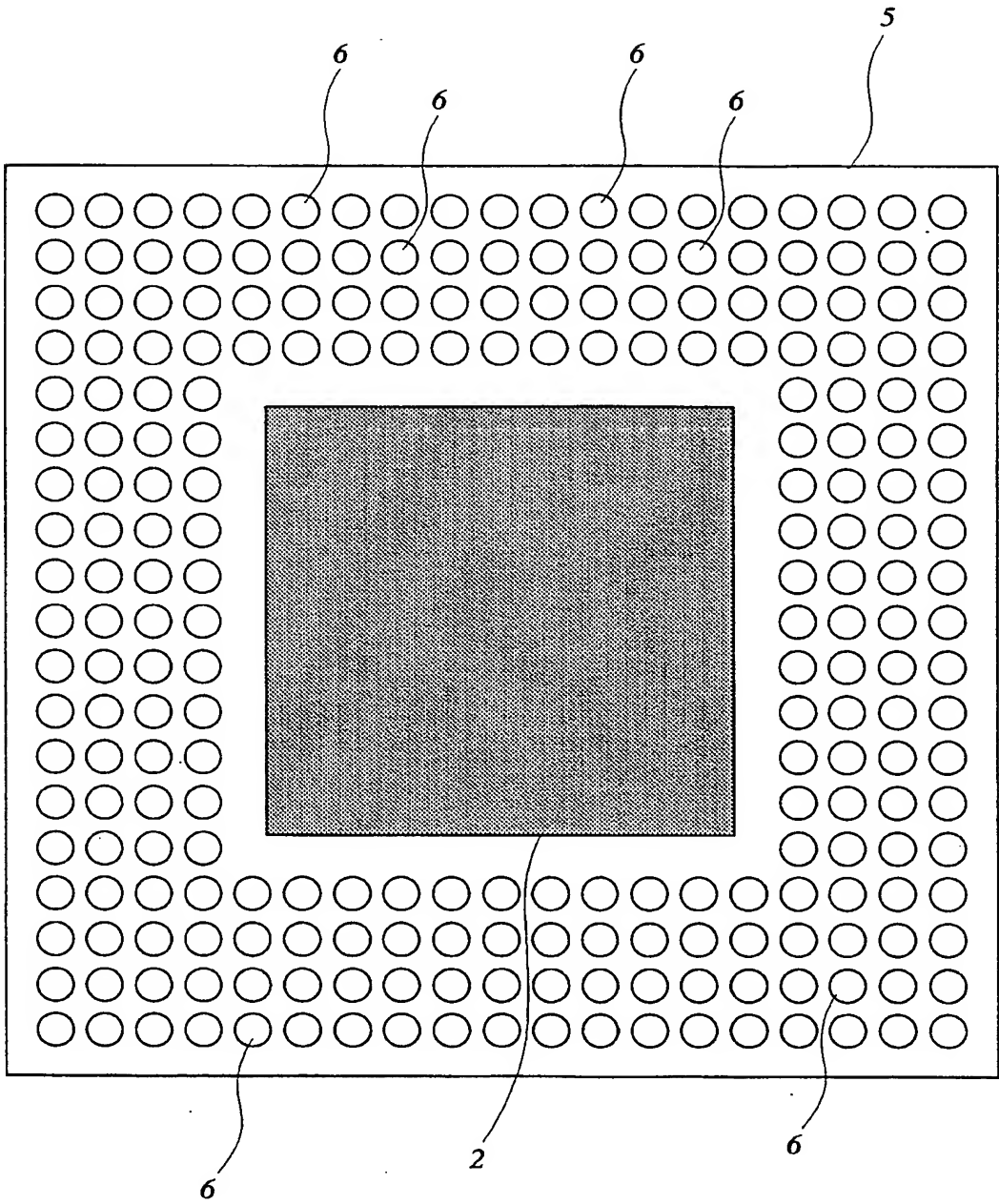


図 2



3

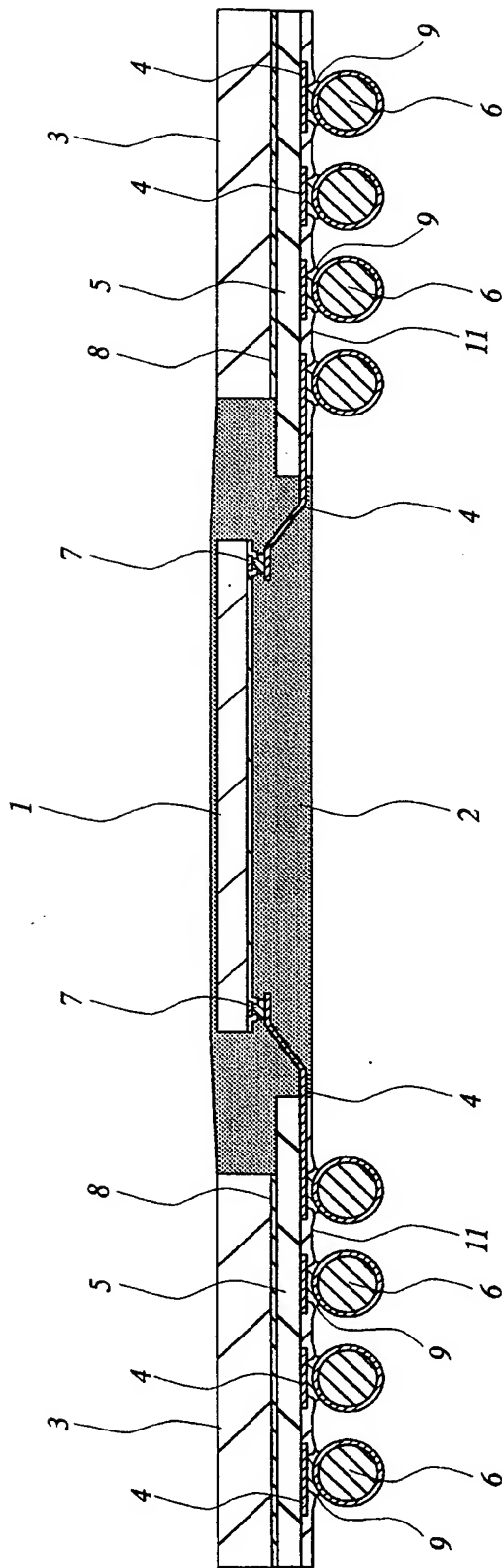


図 4

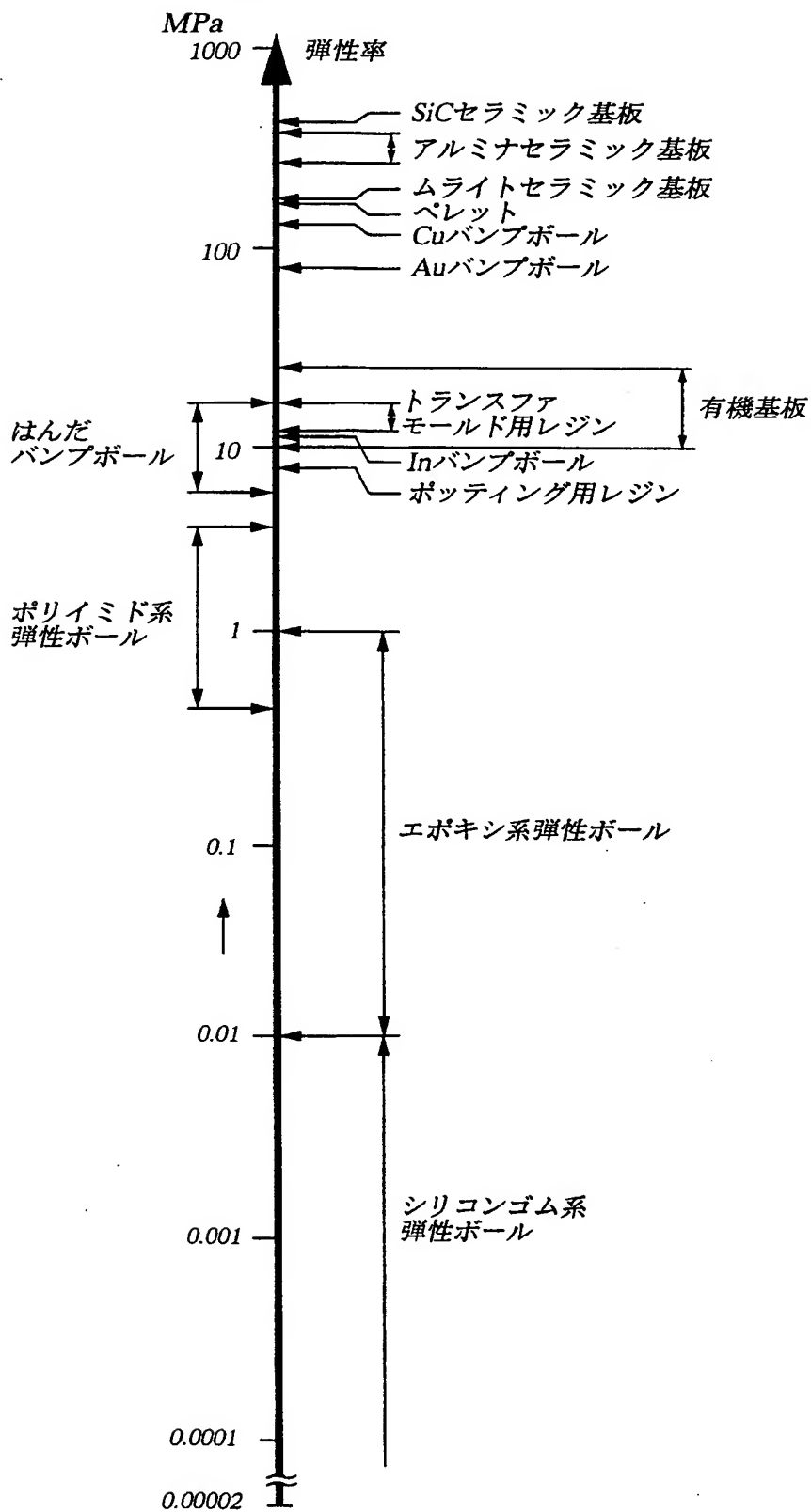


図 5

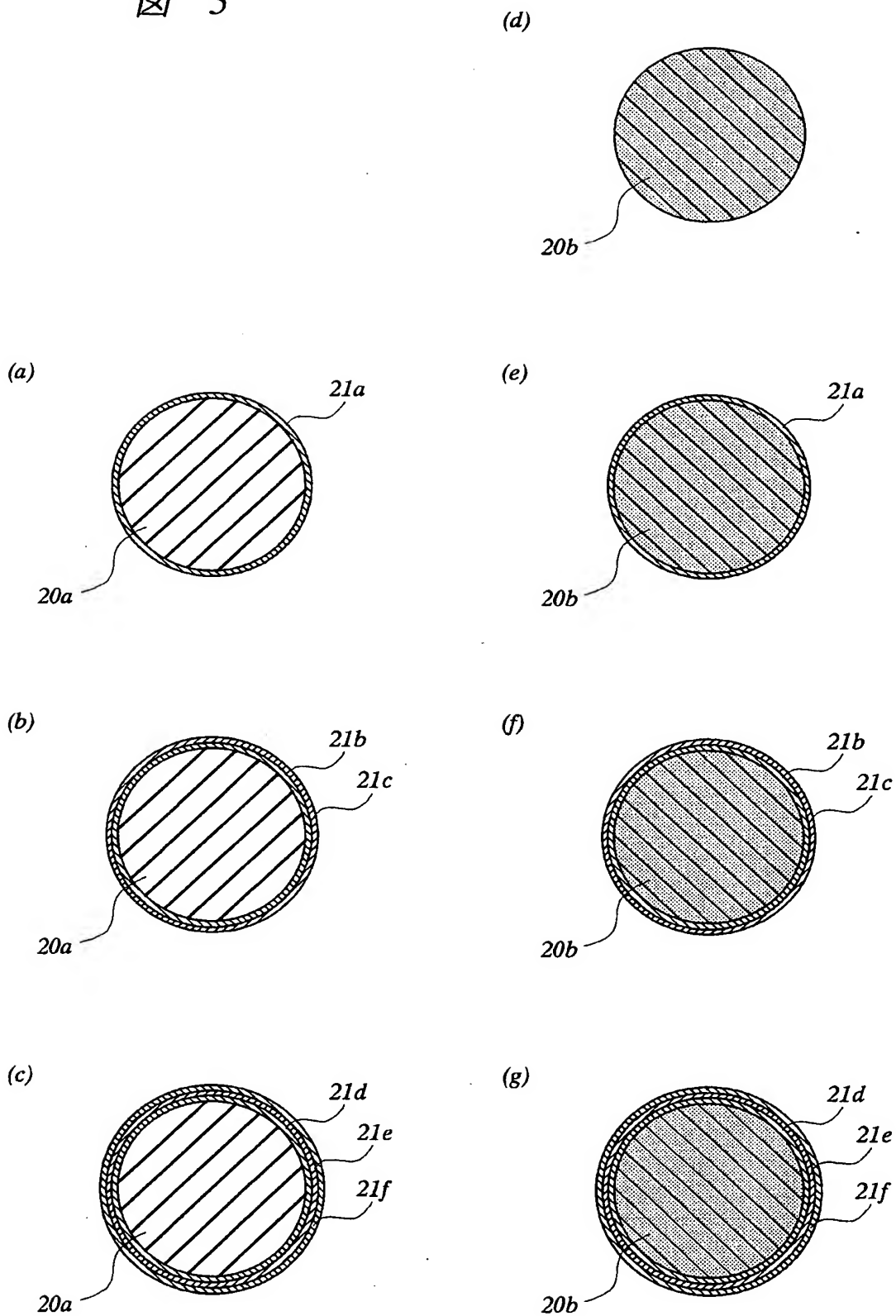


図 6

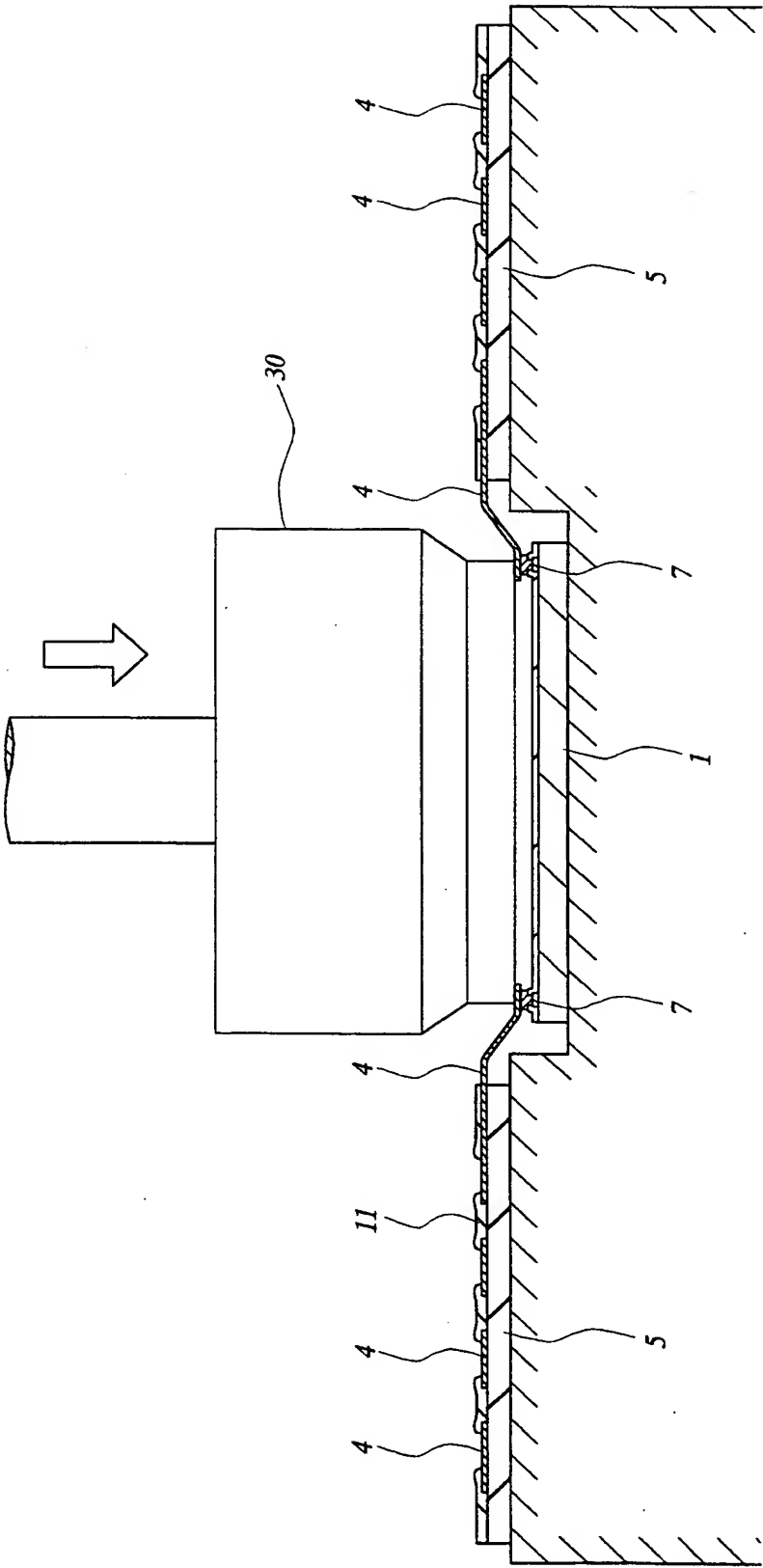


図 7

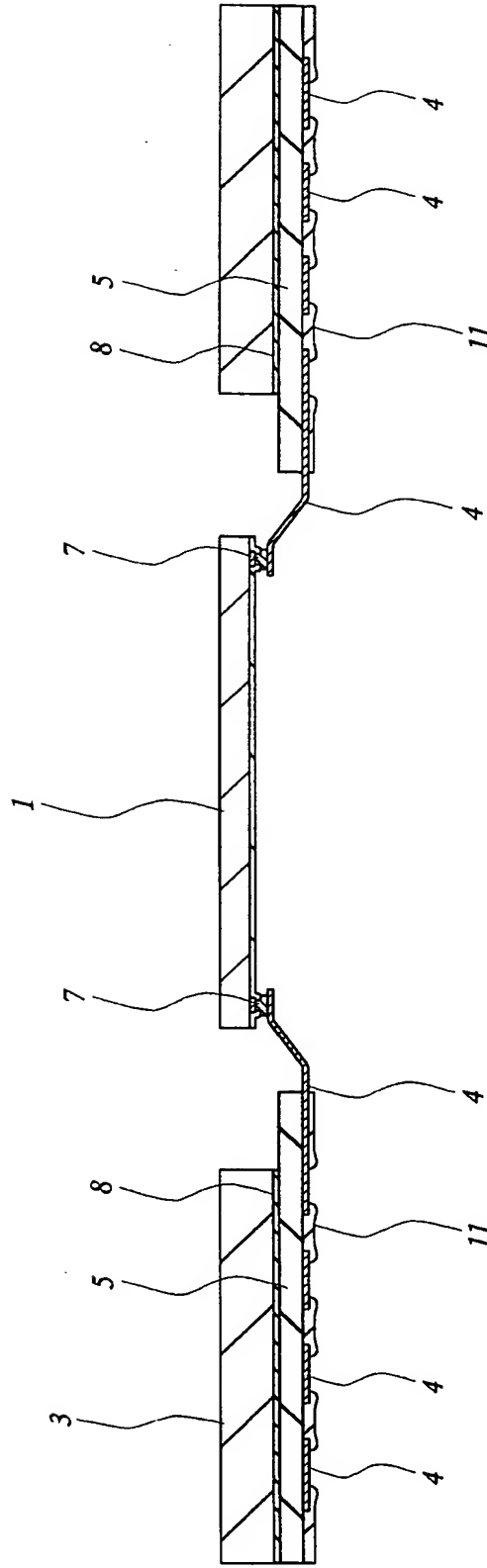
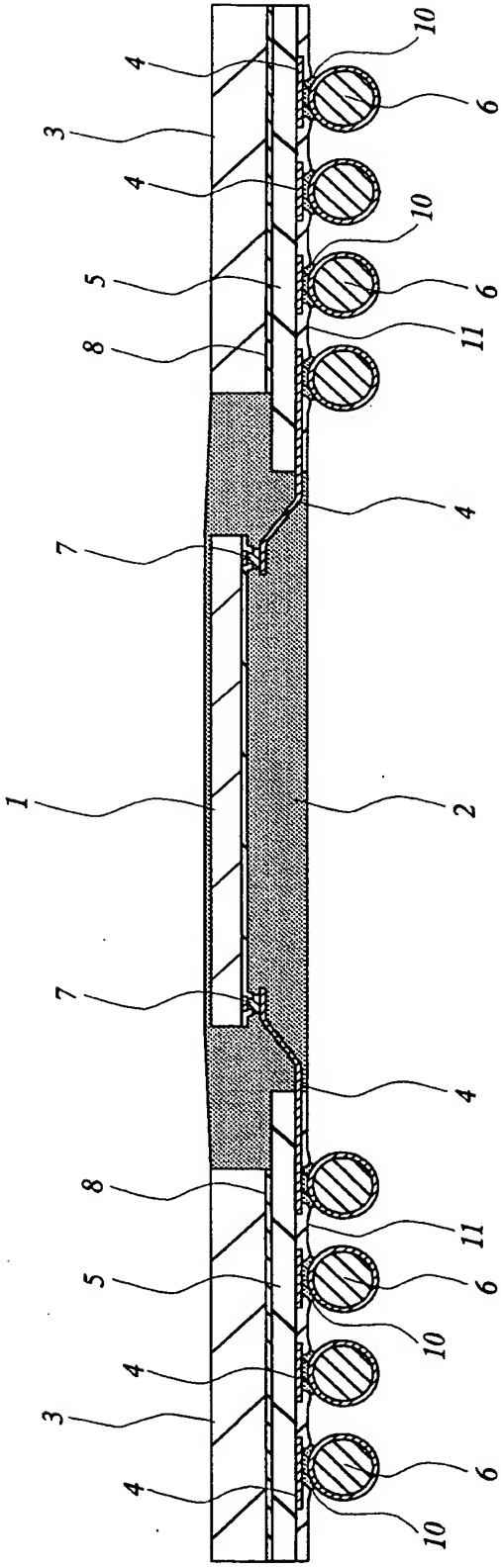
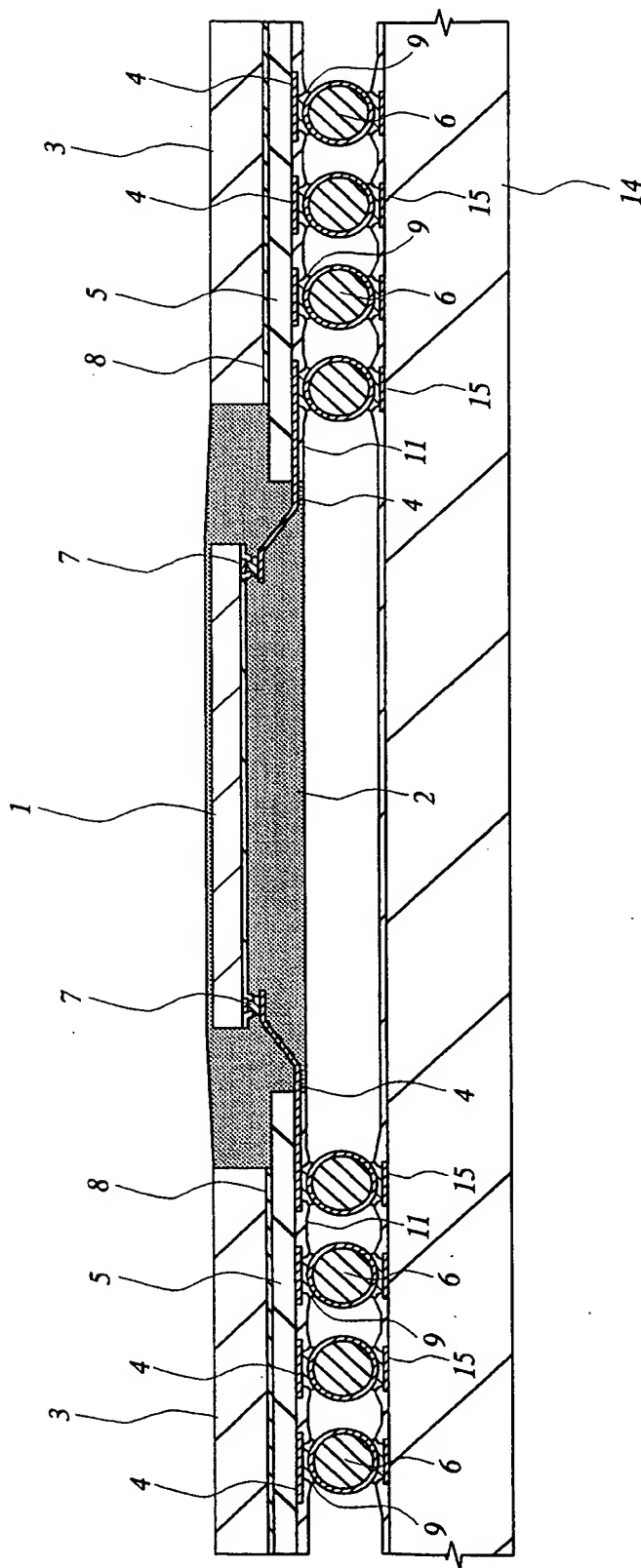


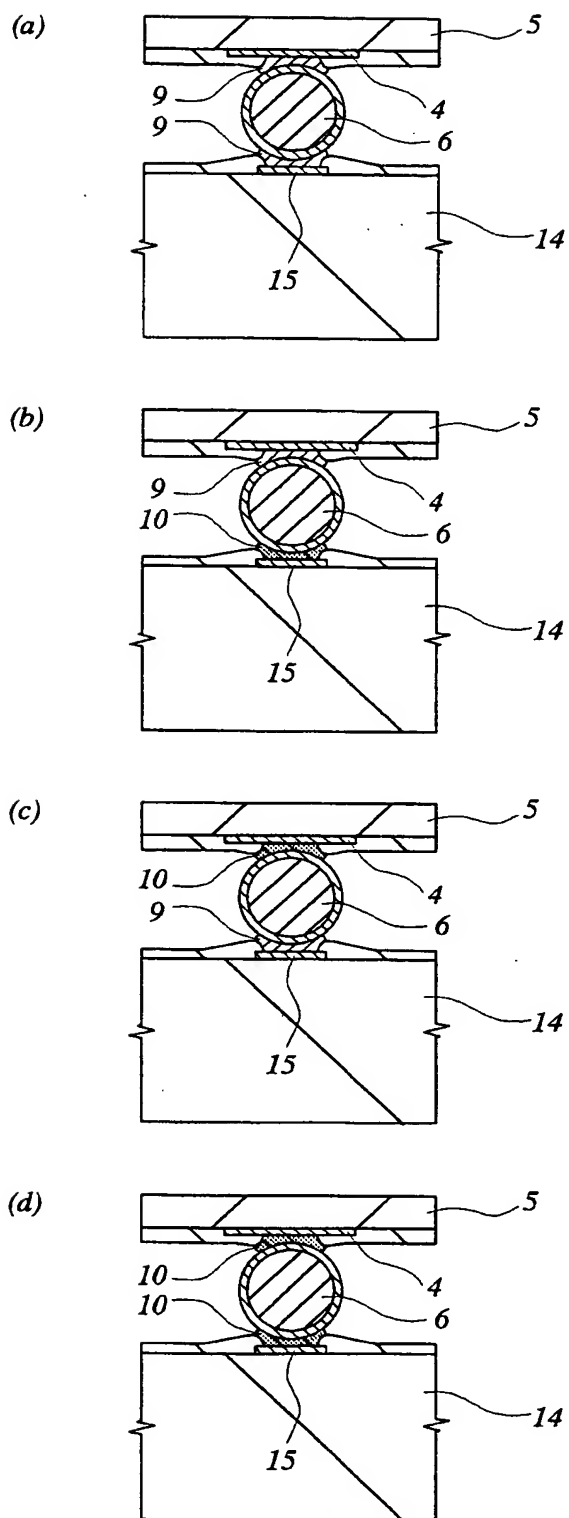
図 9



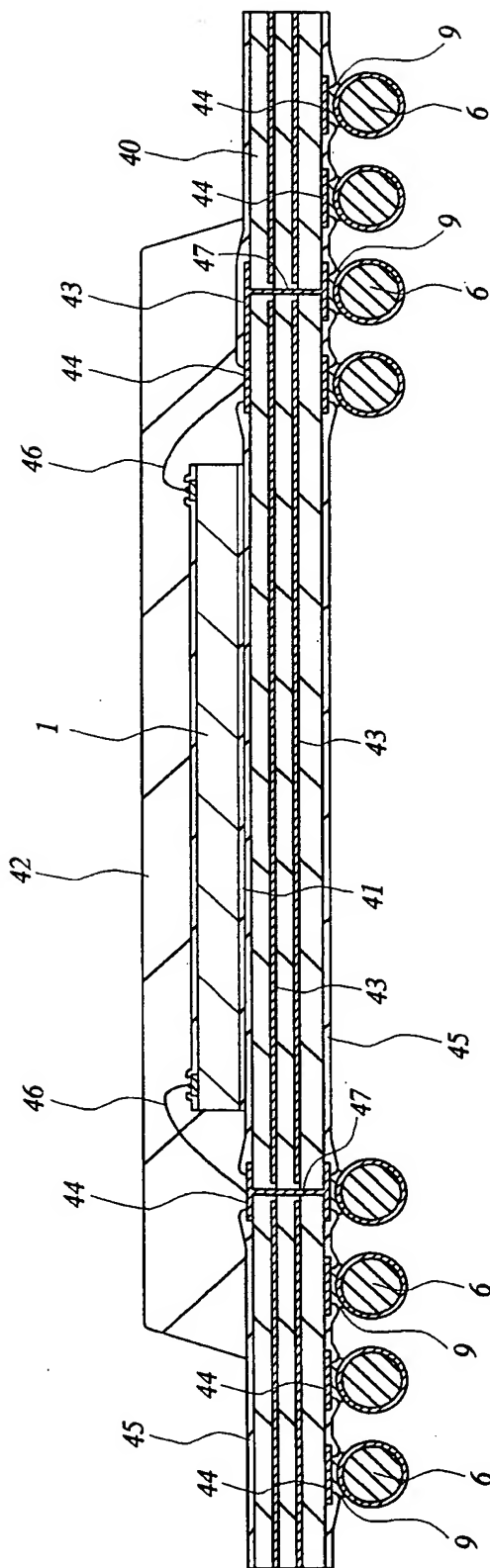
10

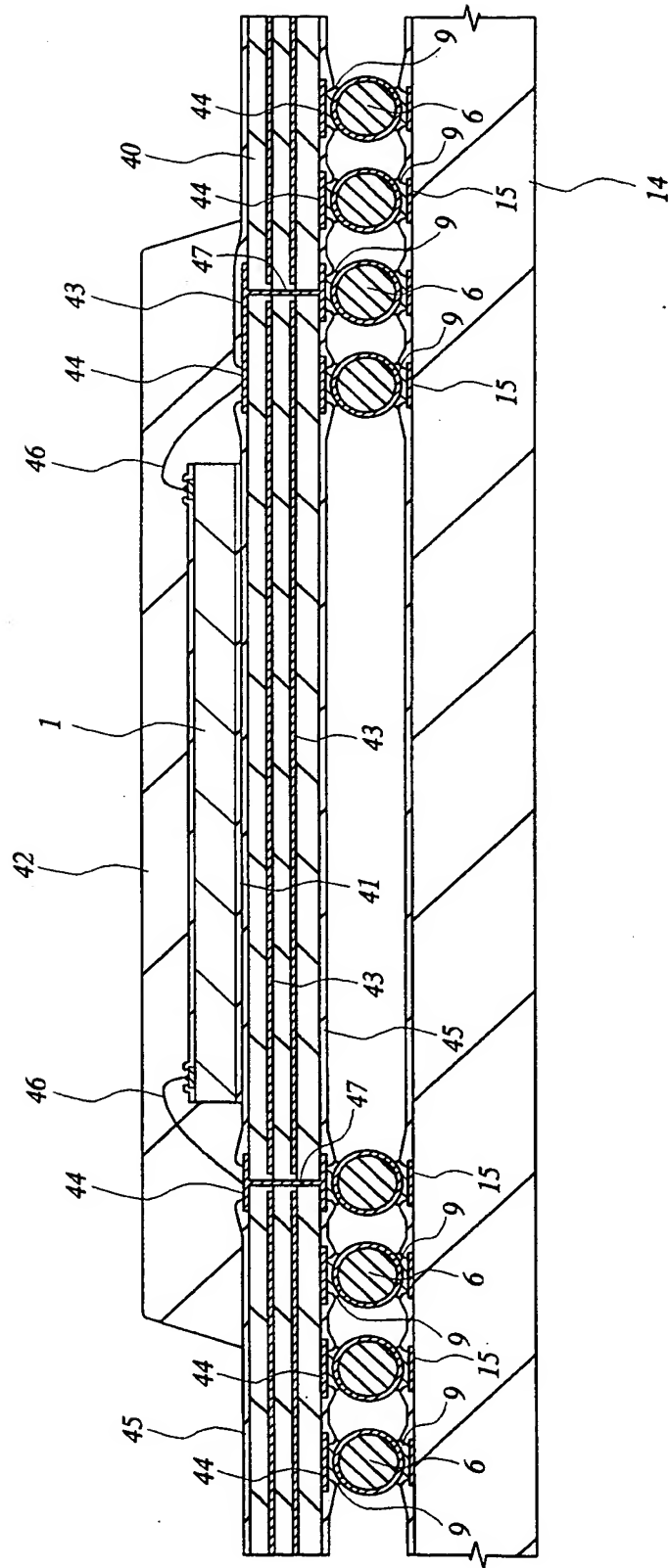


11



12





14

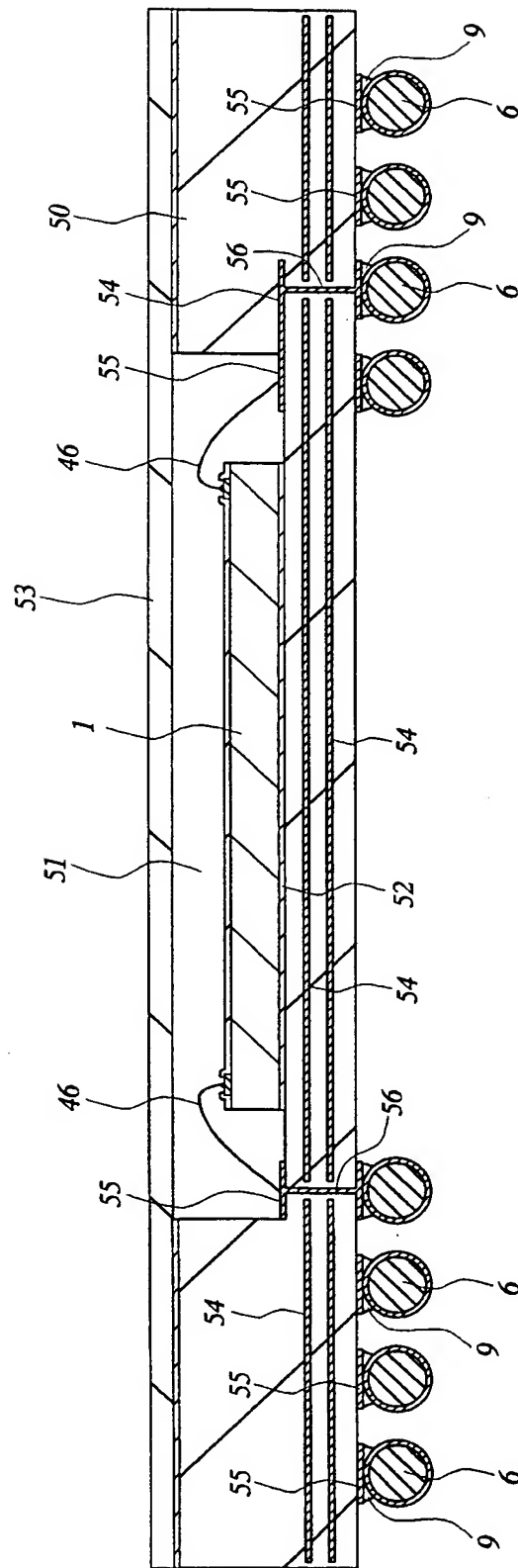


図 15

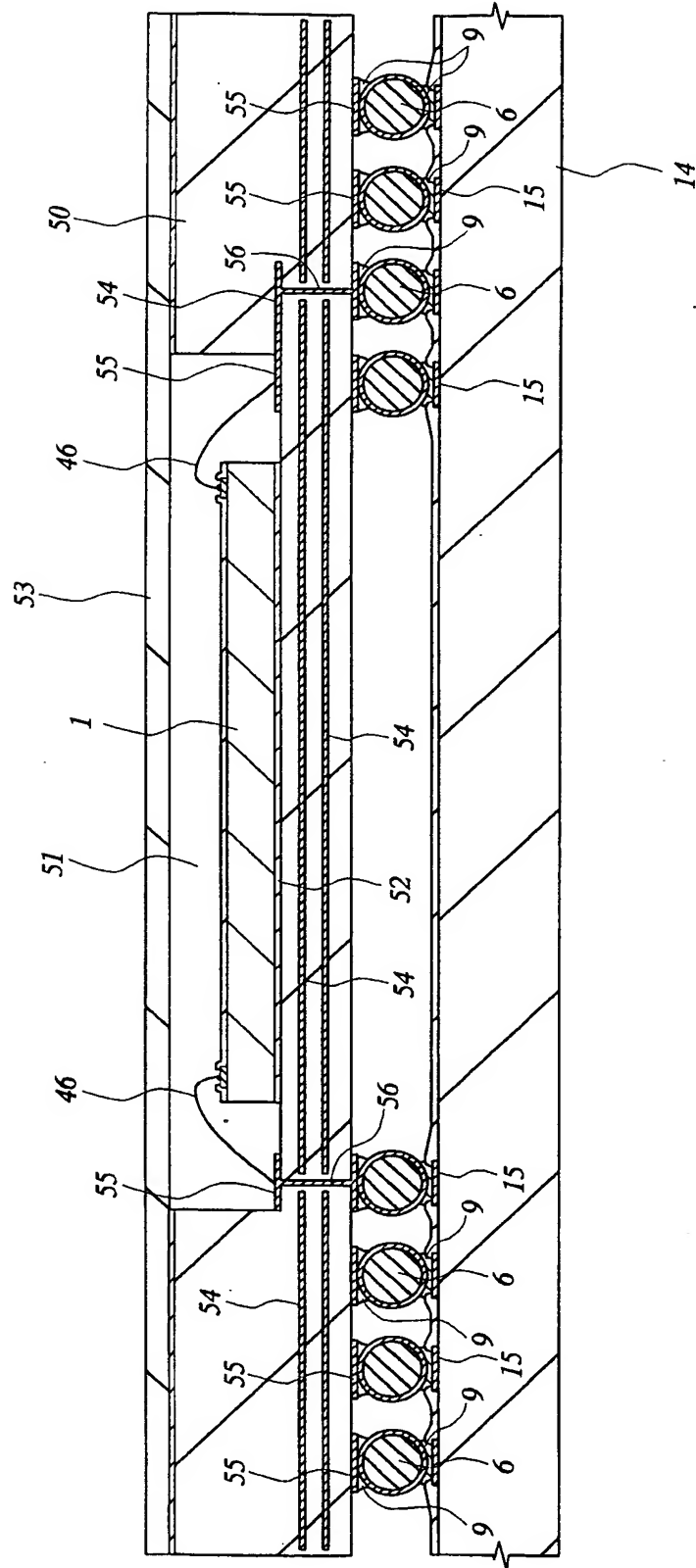


図 16

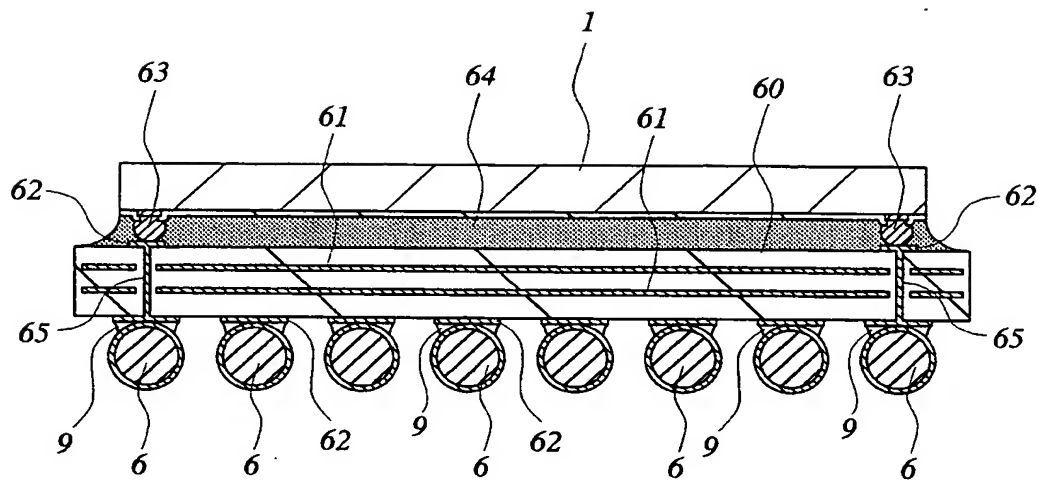


図 17

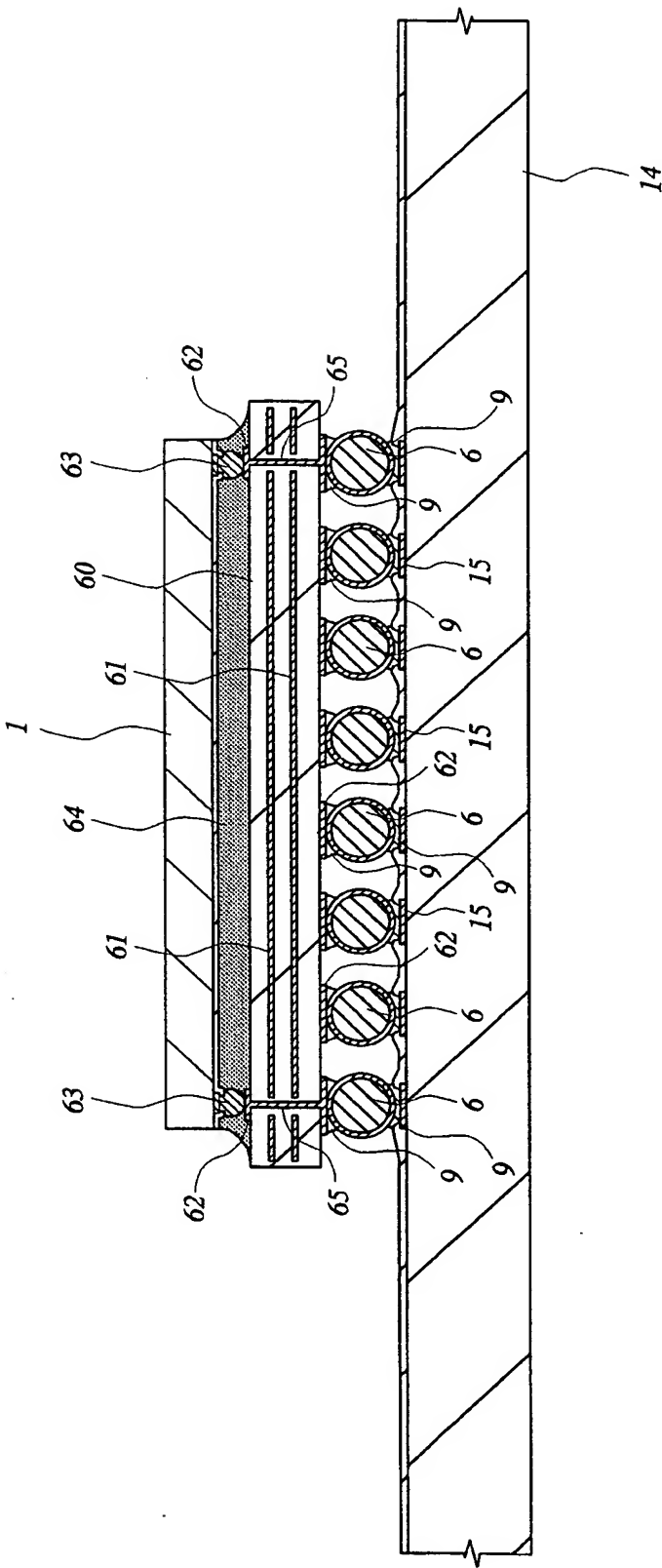
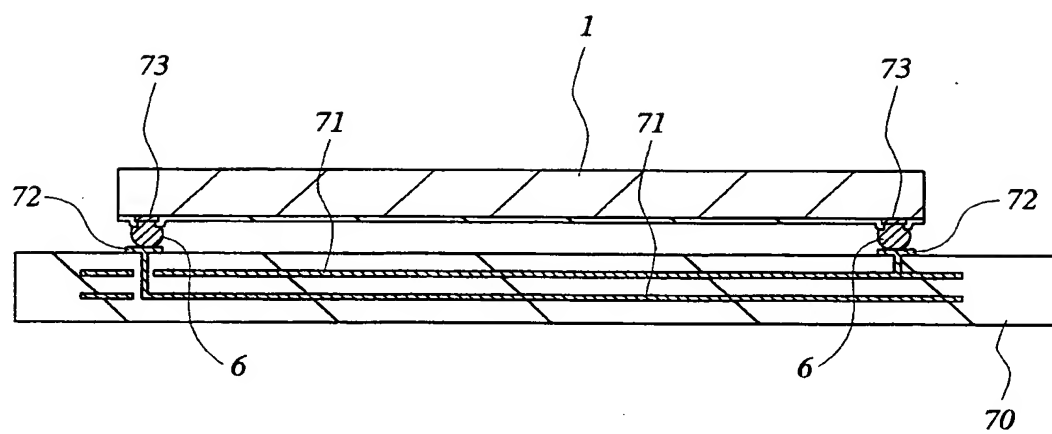


図 18

(a)



(b)

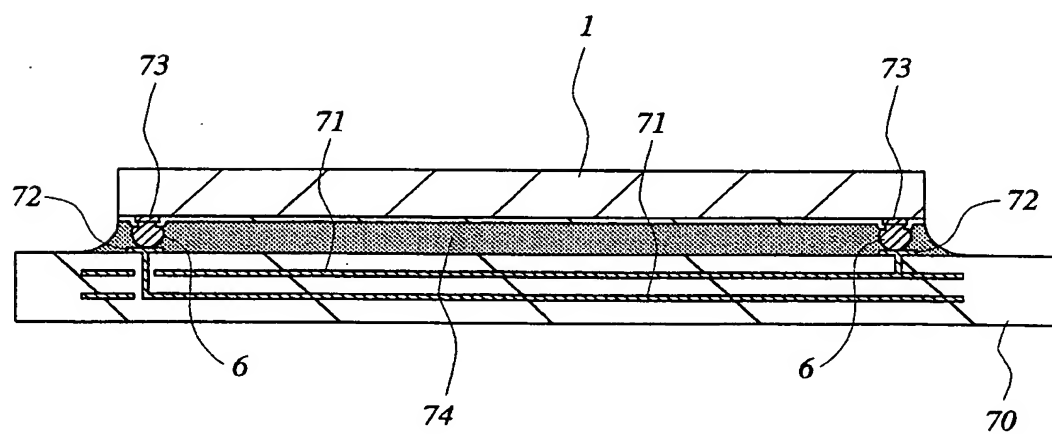


図 19

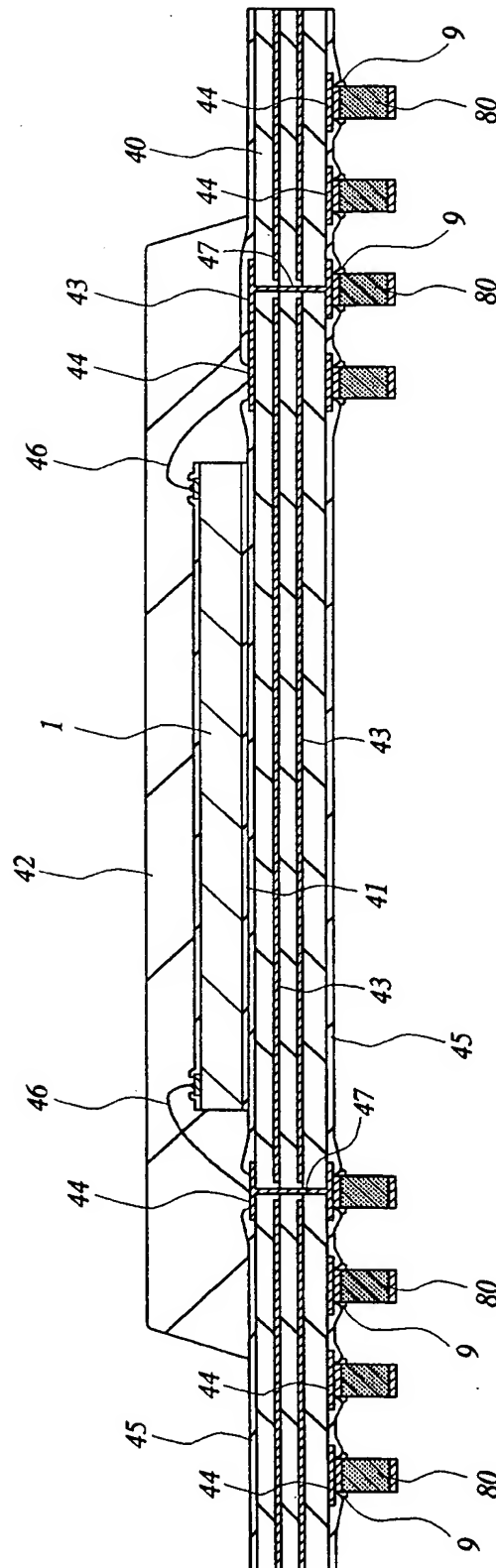
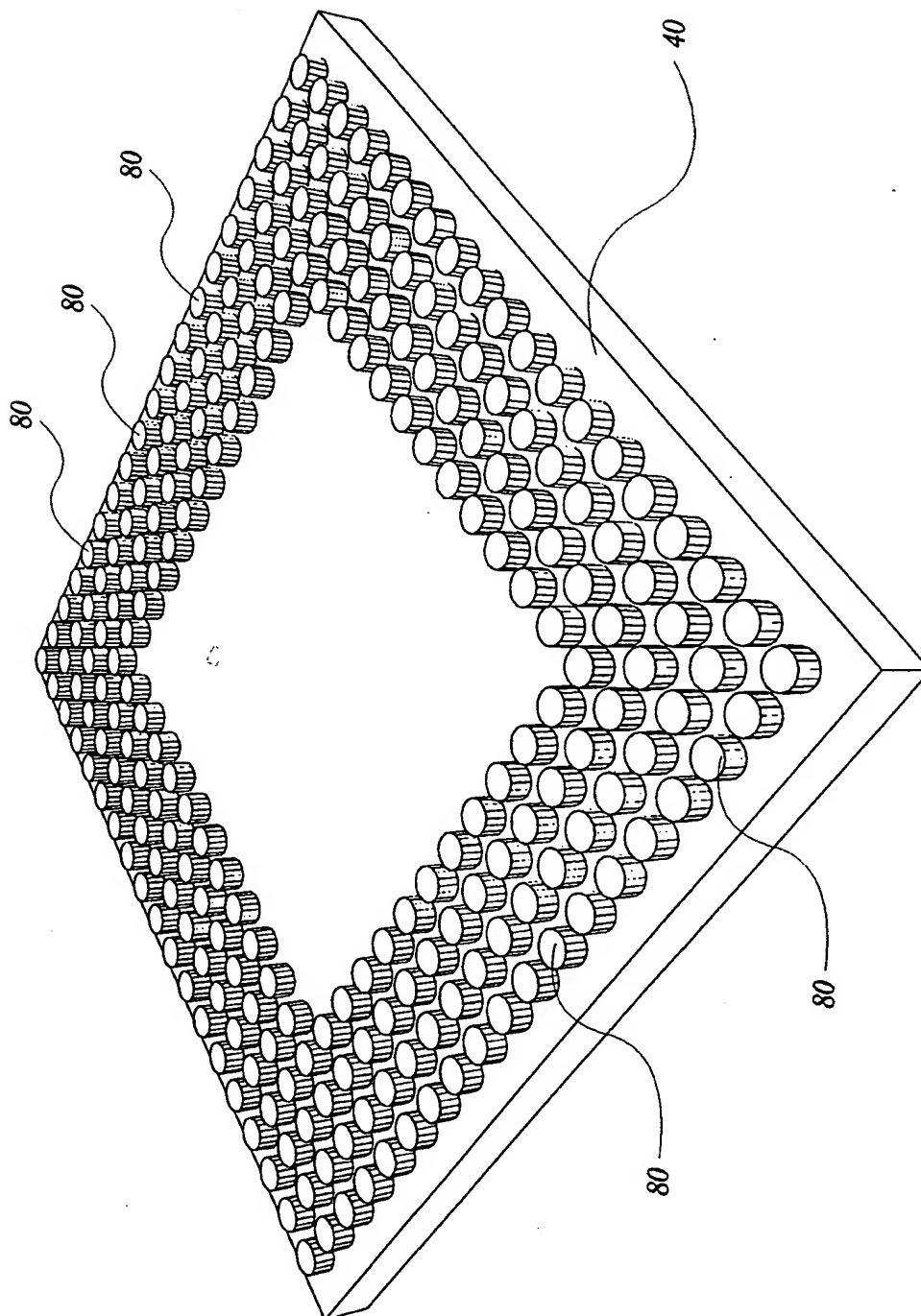
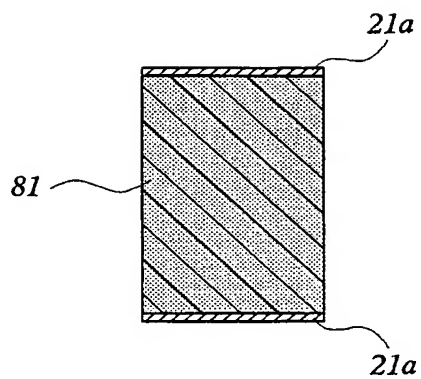


図 20

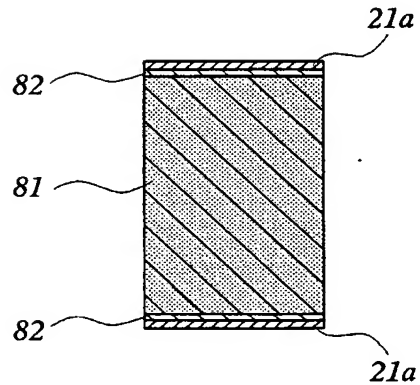


21

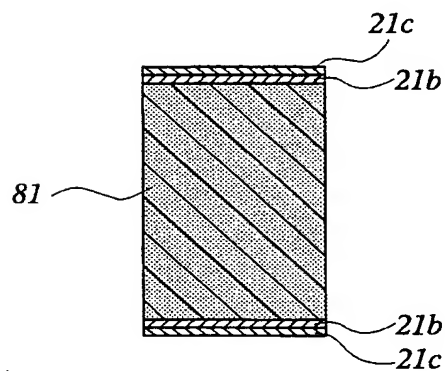
(a)



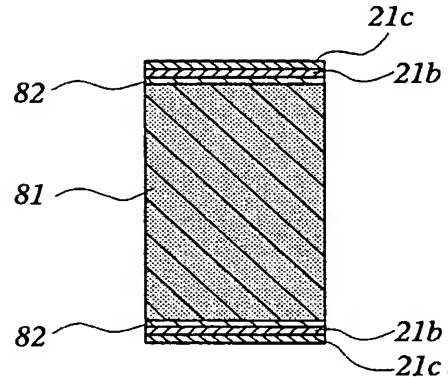
(d)



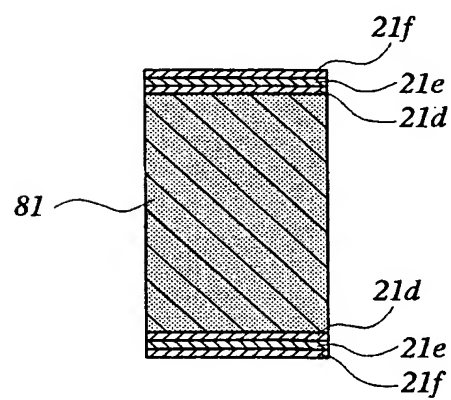
(b)



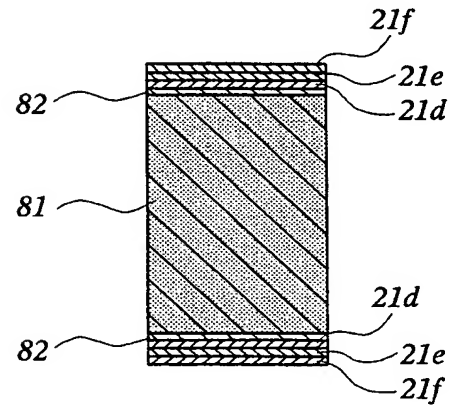
(e)



(c)



(f)



22

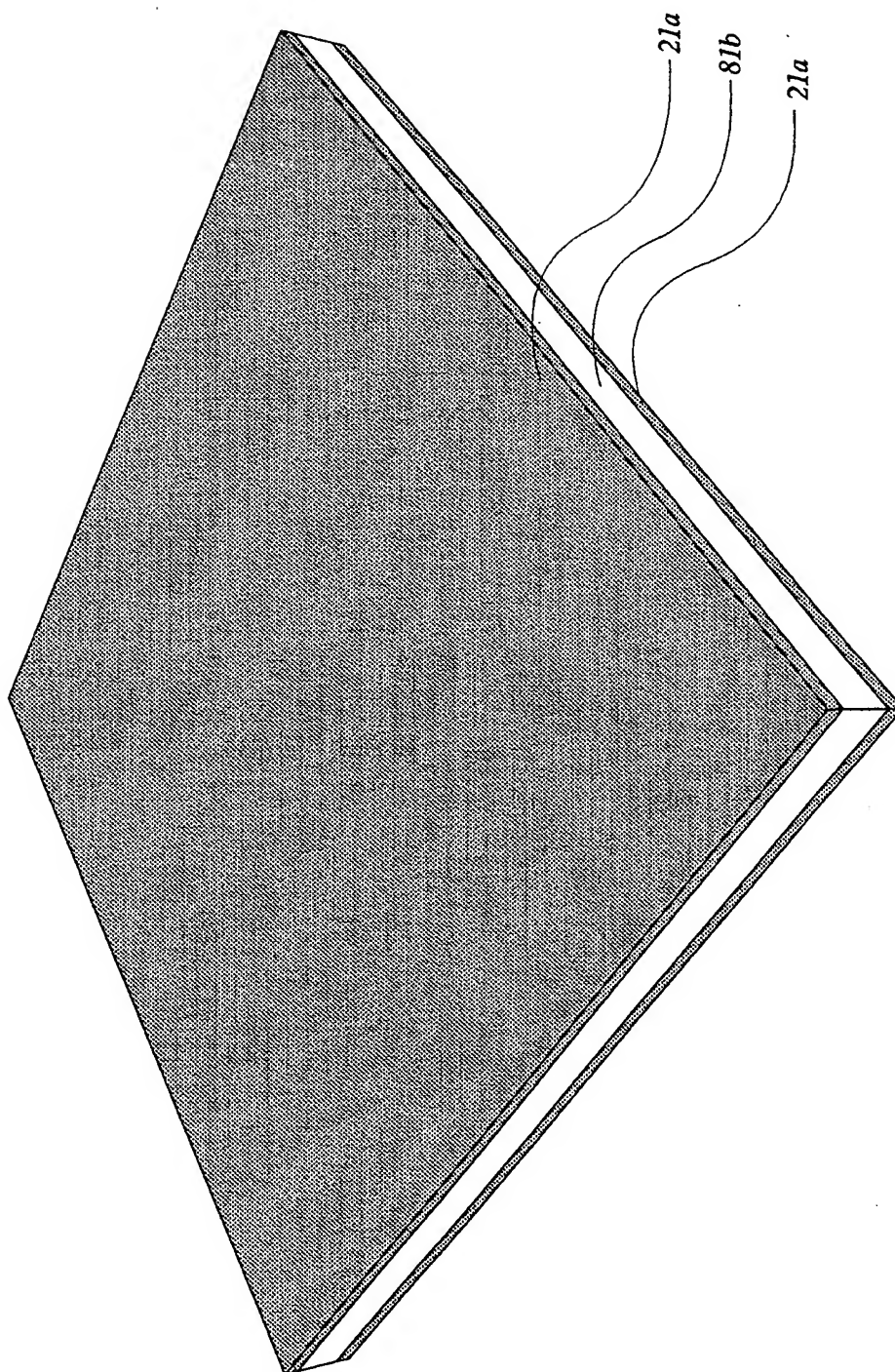


図 23

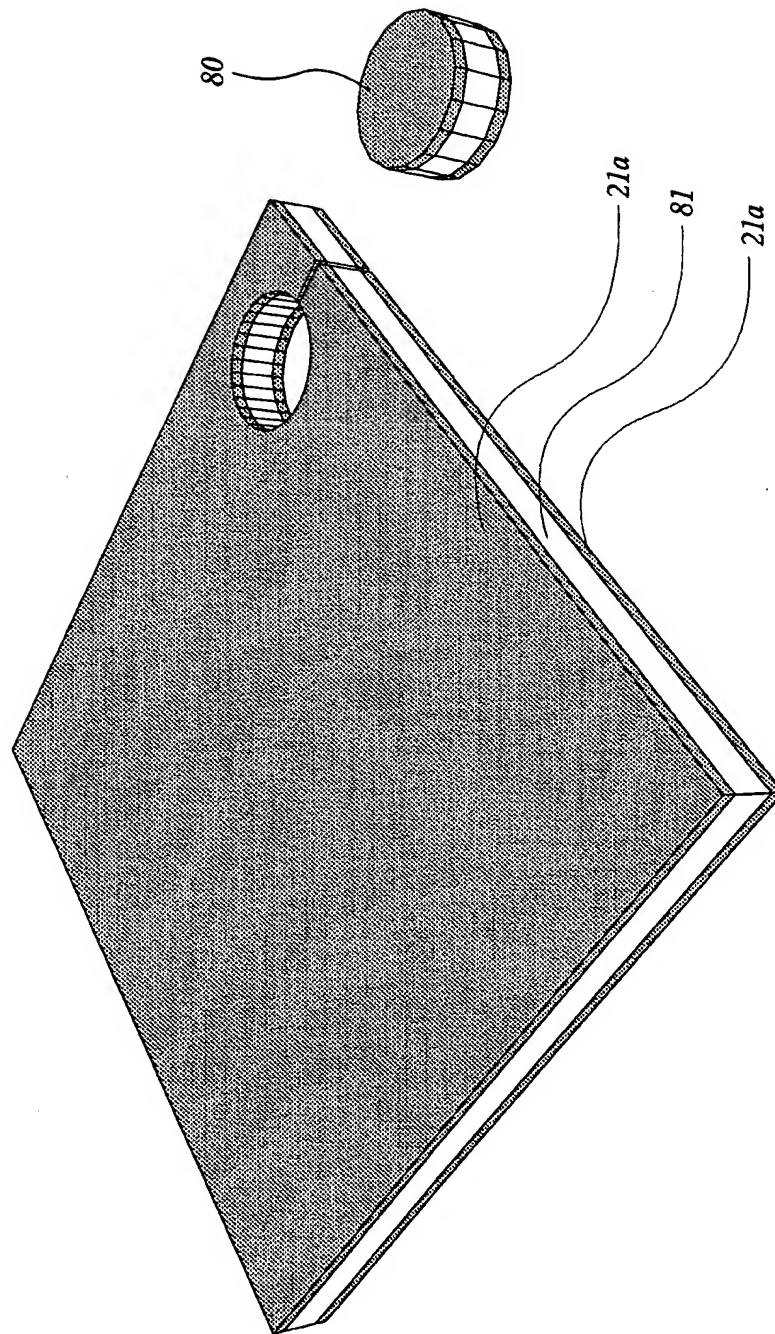


図 24

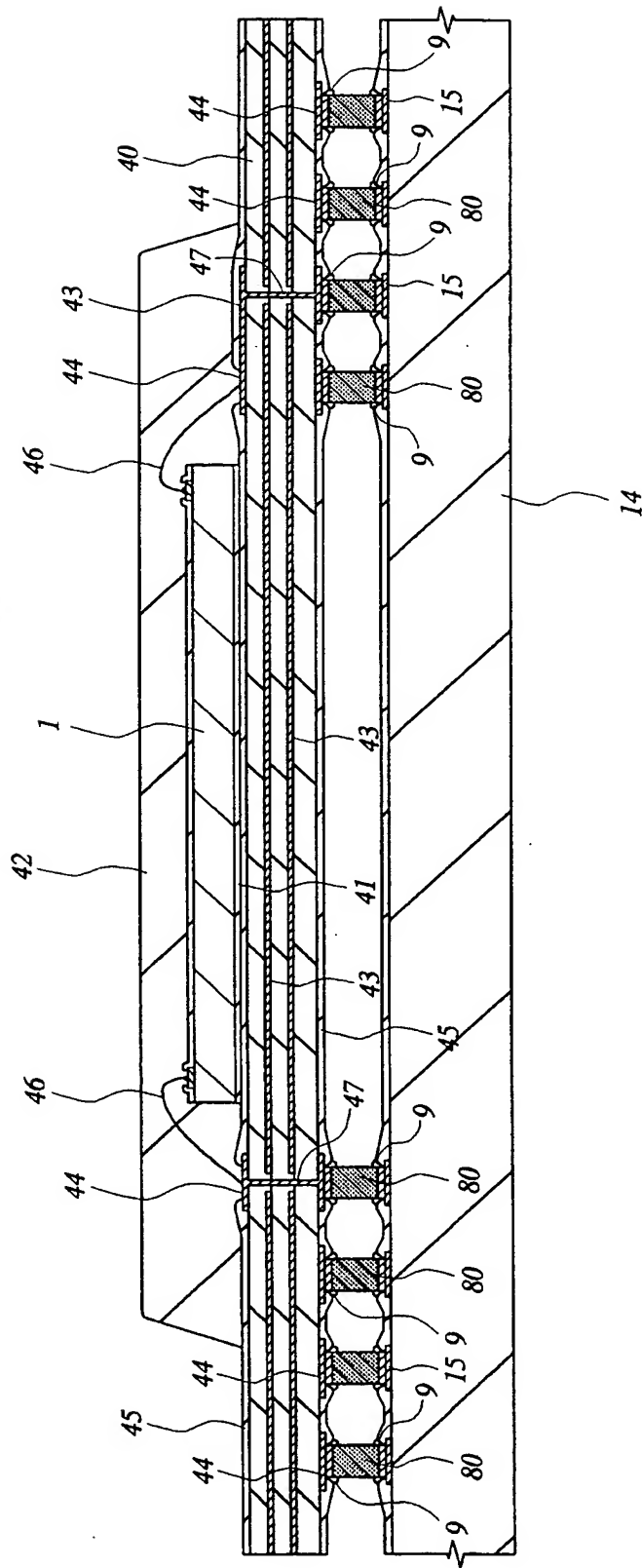


図 25

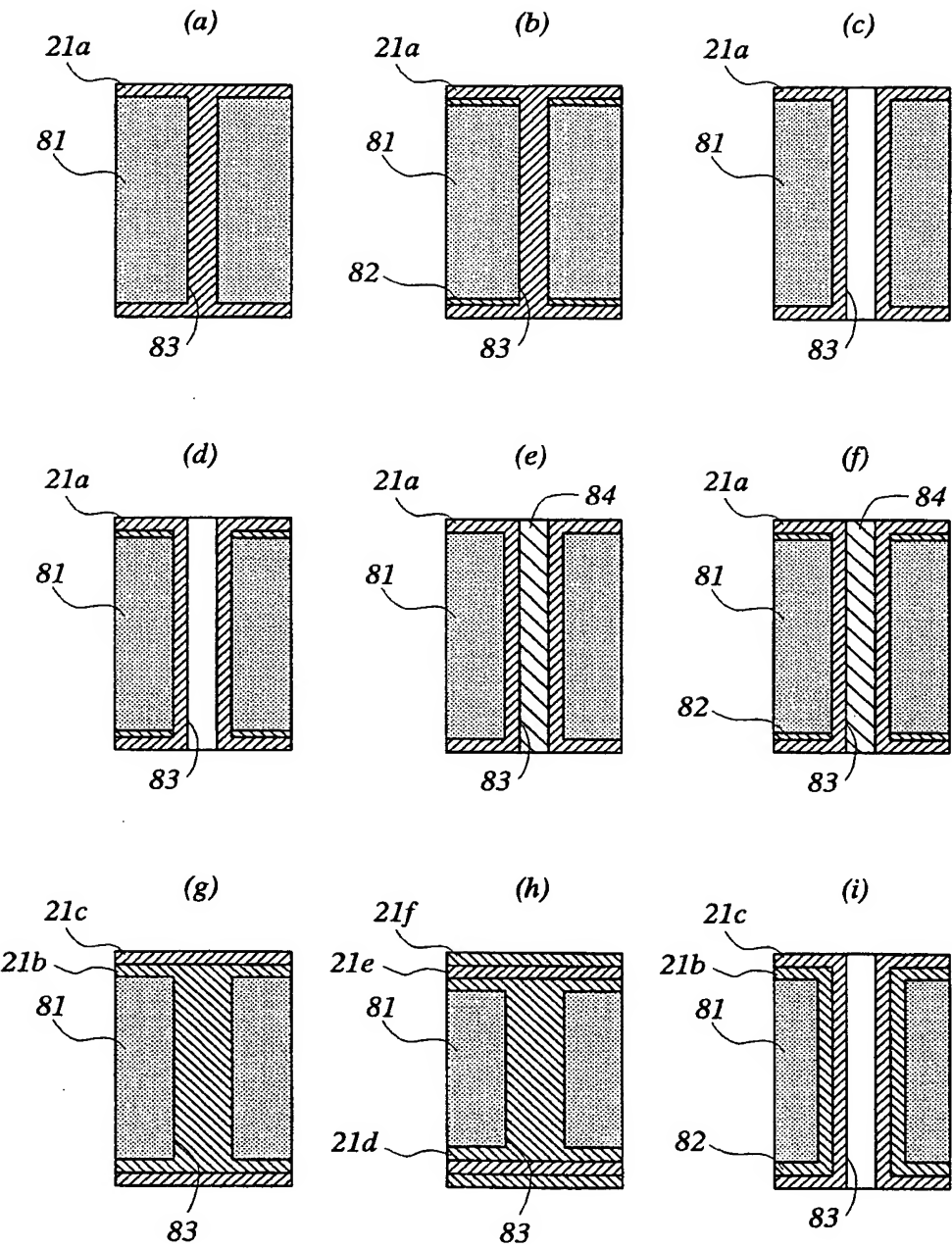


图 26

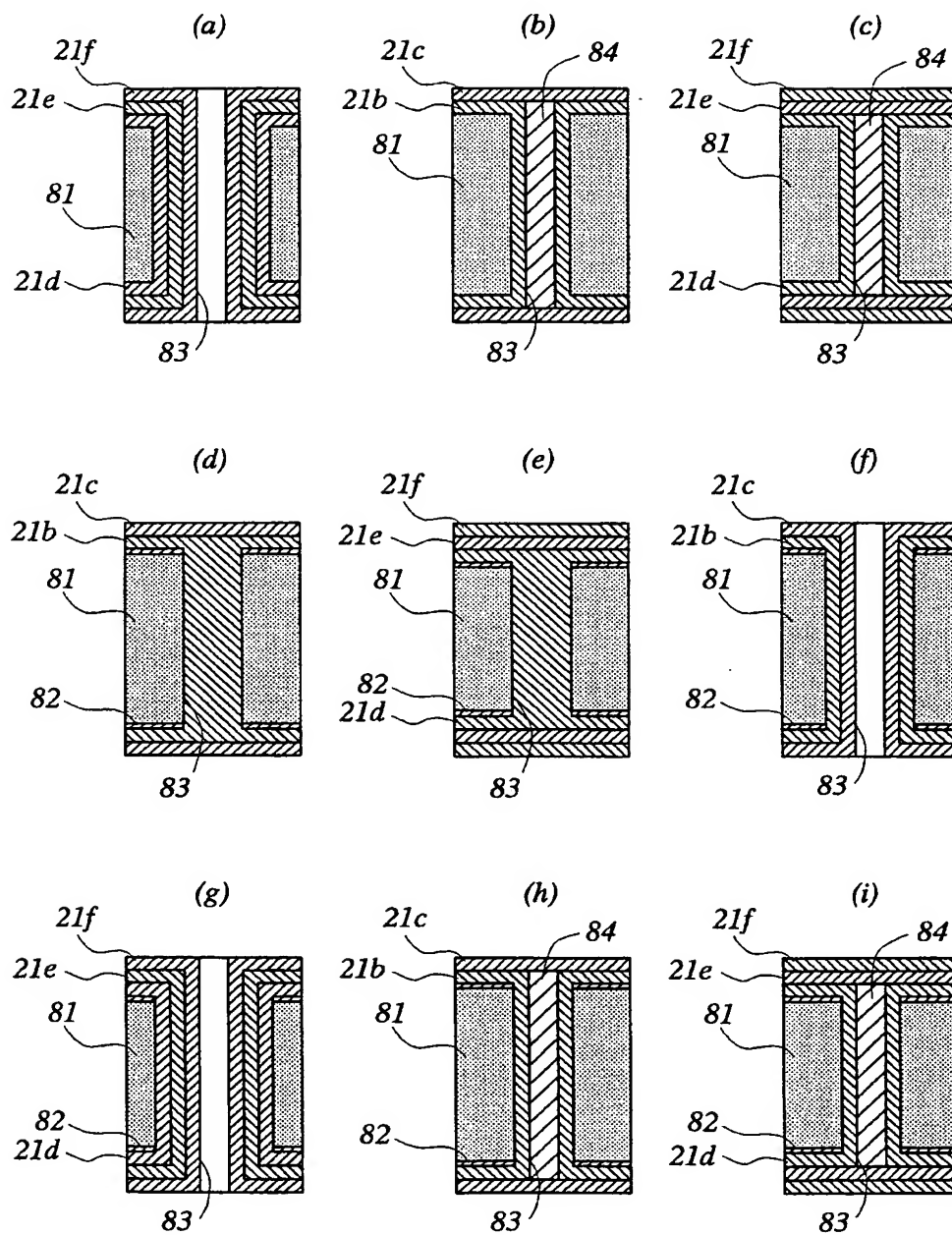


図 27

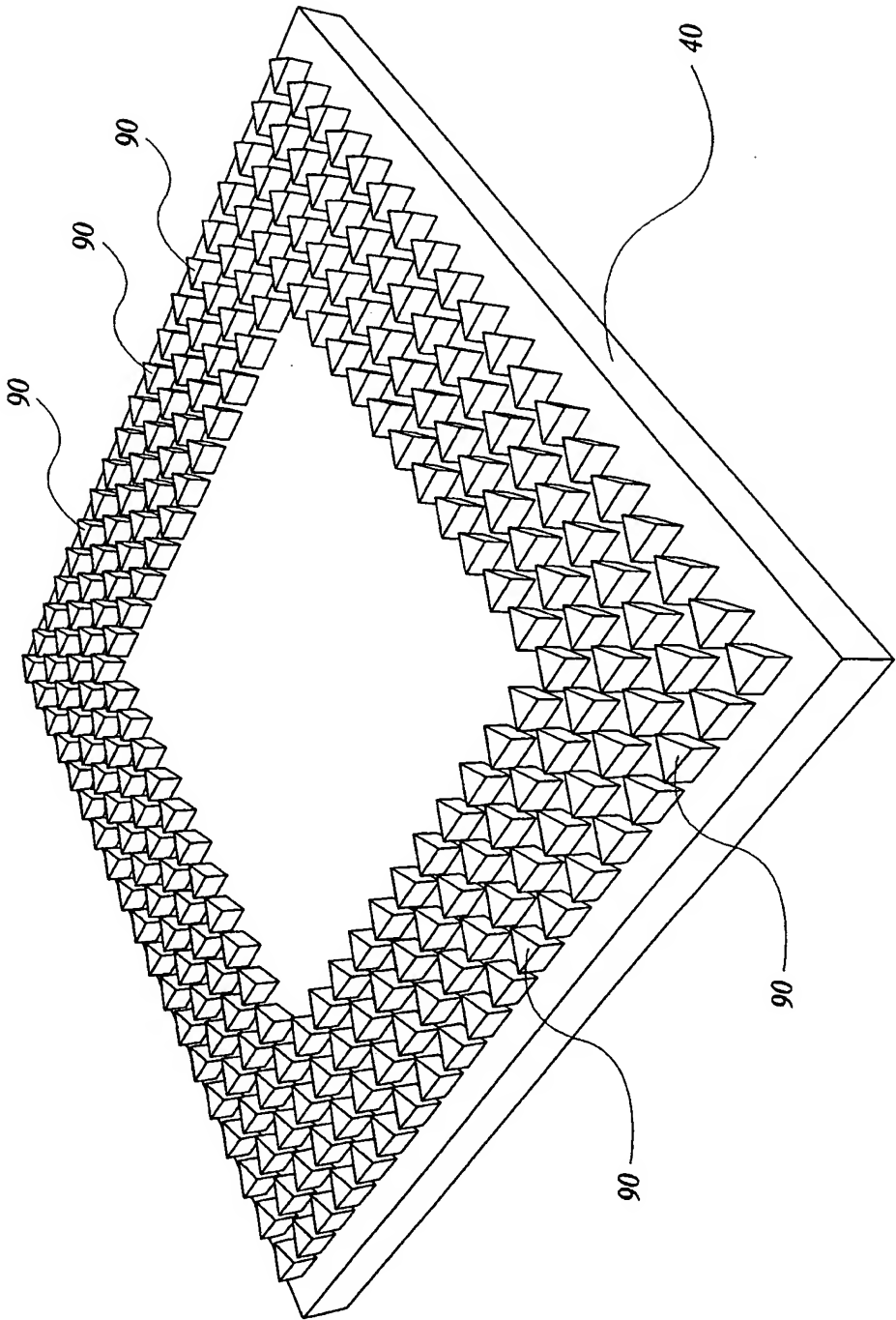


図 28

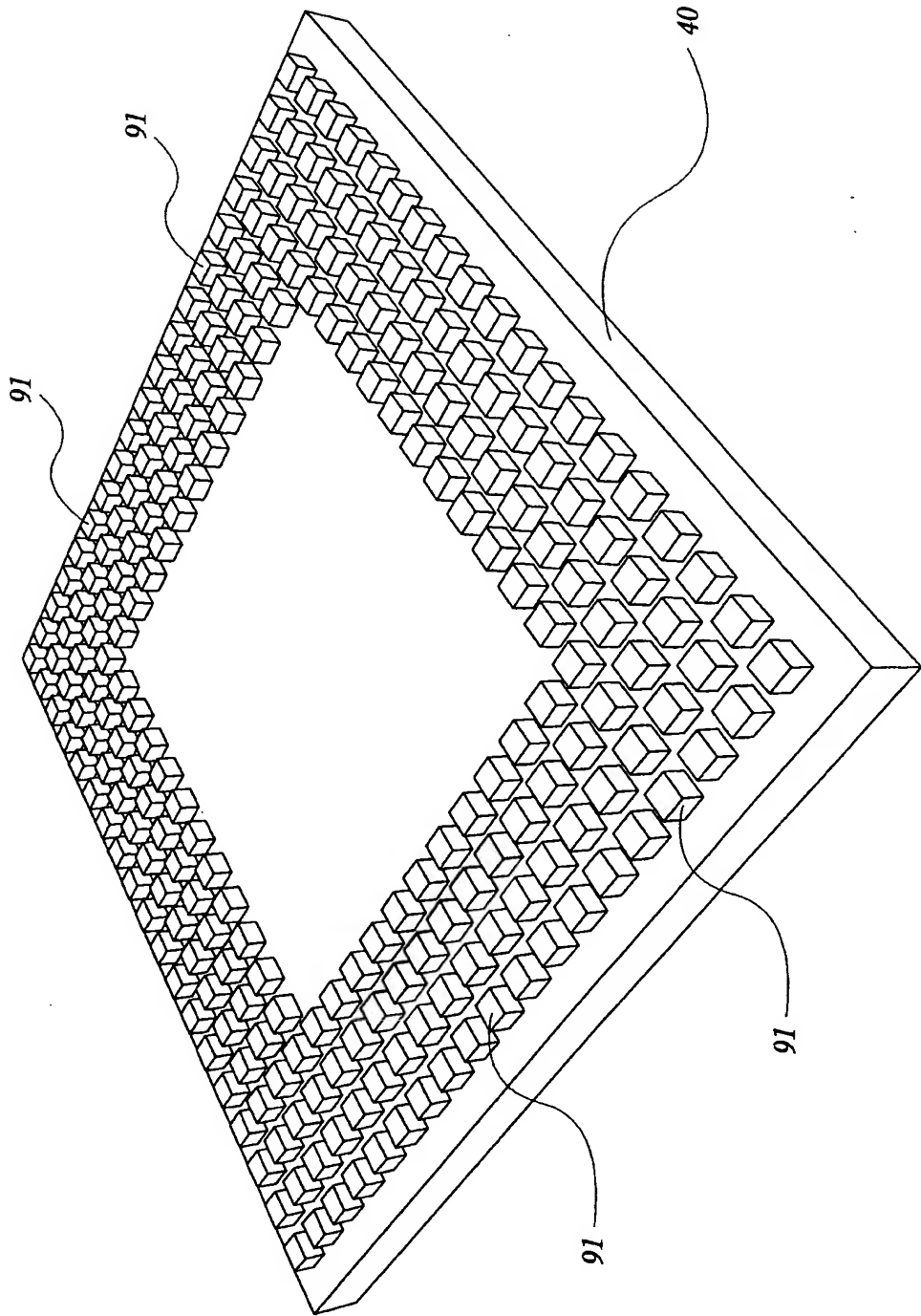
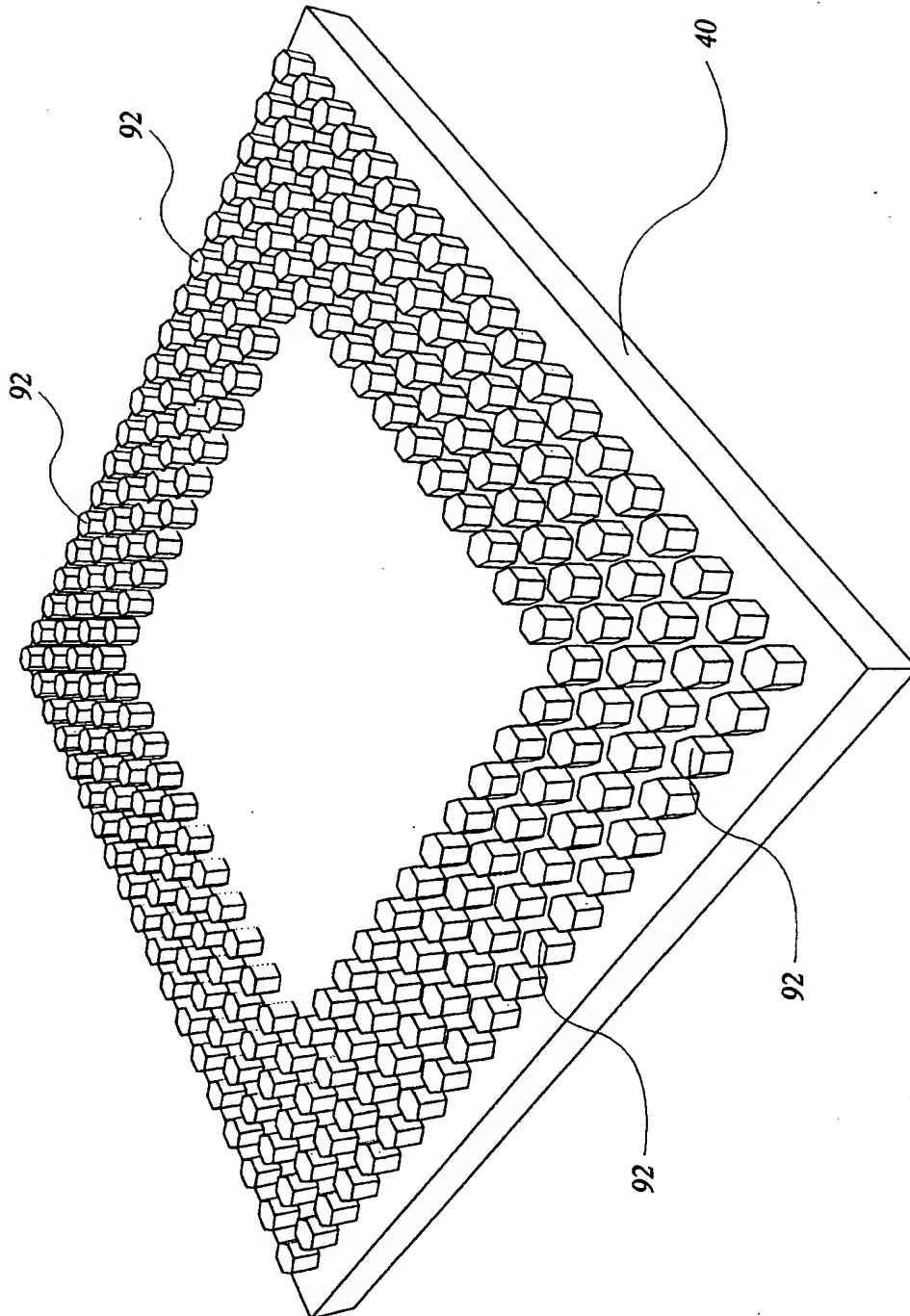


図 29



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/01537

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁶ H01L21/60, H01L23/12

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁶ H01L21/60, H01L23/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926 - 1996	Jitsuyo Shinan Toroku
Kokai Jitsuyo Shinan Koho	1971 - 1997	Koho
Toroku Jitsuyo Shinan Koho	1994 - 1997	1997

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 8-78574, A (Shinko Electric Industries Co., Ltd.), March 22, 1996 (22. 03. 96), Par. Nos. (0003) to (0005), (0010), (0021), (0022); drawings & EP, 701278, A2 & US, 5602059, A	1-14, 18
X	JP, 5-74857, A (Hitachi, Ltd.),	15
Y	March 26, 1993 (26. 03. 93), Claim; par. Nos. (0024), (0025); drawings (Family: none)	1-3, 6-8, 10-14, 16-18
X	JP, 5-275489, A (Hitachi, Ltd.),	15
Y	October 22, 1993 (22. 10. 93), Figs. 3, 4 (Family: none)	9
Y	JP, 7-118549, A (Tokai Rubber Industries, Ltd.), May 9, 1995 (09. 05. 95), Fig. 2 (Family: none)	2, 3, 16, 17
Y	JP, 1-132138, A (Shin-Etsu Polymer Co., Ltd.),	4, 5

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

 Date of the actual completion of the international search
 June 17, 1997 (17. 06. 97)

 Date of mailing of the international search report
 July 1, 1997 (01. 07. 97)

 Name and mailing address of the ISA/
 Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/01537

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	May 24, 1989 (24. 05. 89), Page 3, lower right column to page 4, upper right column; drawings & EP, 303256, B1 & US, 4917466, A & DE, 3888895, G & KR, 9508410, B1	

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. ' H 01 L 21 / 60 H 01 L 23 / 12

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. ' H 01 L 21 / 60 H 01 L 23 / 12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-1997年

日本国登録実用新案公報 1994-1997年

日本国実用新案登録公報 1997年

国際調査で使用了電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 8-78574, A (新光電気工業株式会社) 22. 3月. 1996 (22. 03. 96), 【0003】 ~ 【0005】, 【0010】, 【0021】 ~ 【0022】, 図面 , & E P, 701278, A2 & U S, 5602059, A	1-14, 18
X Y	J P, 5-74857, A (株式会社日立製作所) 26. 3月. 1993 (26. 03. 93), 特許請求の範囲, 【0024】 ~ 【0025】, 図面, (ファミリーなし)	15 1-3, 6-8, 10-14, 16-18
X Y	J P, 5-275489, A (株式会社日立製作所) 22. 10月. 1993 (22. 10. 93), 図3, 図4, (ファミリーなし)	15 9
Y	J P, 7-118549, A (東海ゴム工業株式会社) 9. 5月. 1995 (09. 05. 95), 図2, (ファミリーなし)	2, 3, 16, 17

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

17. 06. 97

国際調査報告の発送日

01.07.97

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

金 公 彦

印

4 E

8925

電話番号 03-3581-1101 内線 3425

様式PCT/ISA/210 (第2ページの続き) (1992年7月)